

Digitális rendszerek II.

Dr. Turóczy Antal
turoczi.antal@nik.uni-obuda.hu

Bevezető

- **Bool algebra**

- Egy állítás vagy IGAZ vagy HAMIS
- Egy esemény bekövetkezik vagy nem
- Logikai változóként kezelhetjük, amely két értéket vehet fel
- A logikai változók bináris számrendszerben jól szimbolizálhatók

IGAZ	HAMIS
TRUE	FALSE
HIGH (H)	LOW (L)
magas	alacsony
1	0

- **Logikai szintek**

- A 0 és 1 logikai értékeket hordozó fizikai jellemző a feszültség.
- A logikai szintekhez rendelt feszültség értékeket logikai szinteknek nevezzük.

Bevezető

- **Logikai szintek**

- Pozitív logika:

- Az IGAZ „1” szintet pozitívabb feszültséghez rendeljük, mint a HAMIS „0” szintet.

- Negatív logika:

- Az IGAZ „1” szintet negatívabb feszültség reprezentálja, mint a HAMIS „0” szintet.

- Előnyös ha egy tápfeszültségről tápláljuk az eszközöket

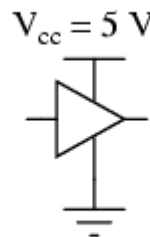
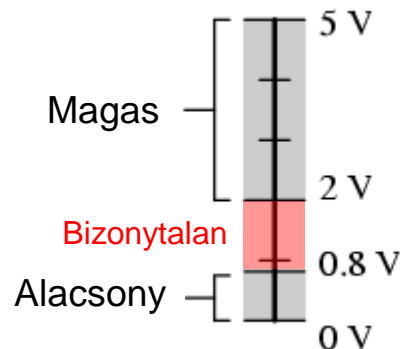
- Kompatibilitás
 - Hagyományosan pozitív tápfeszültség
 - A/D, D/A lehet segéd feszültség
 - 5V 3.3V 2.5V 1.2V stb...

Bevezető

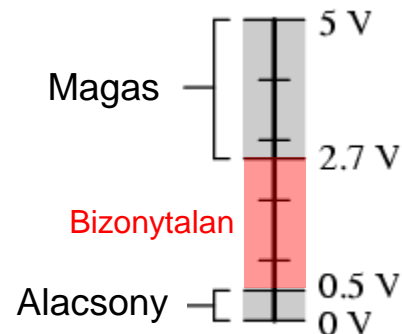
- **Logikai szintek**

- A logikai értékekhez feszültségtartományokat rendelünk
 - Névleges értéke
 - Felső határa
 - Alsó határa
- A bemeneten és kimeneten különböző tartományok (áramkör család függő)
 - Bemenet
 - Logikai „0” szint-tartomány, amit az áramkör magas bemeneti szintnek érzékel
 - Logikai „1” szint-tartomány, amit az áramkör alacsony bemeneti szintnek érzékel
 - Kimenet
 - Logikai „0” szint-tartomány, amit az áramkör magas szintként ad a kimenetén
 - Logikai „1” szint-tartomány, amit az áramkör alacsony szintként ad a kimenetén

Elfogadható feszültségszintek a kapu bemenetén

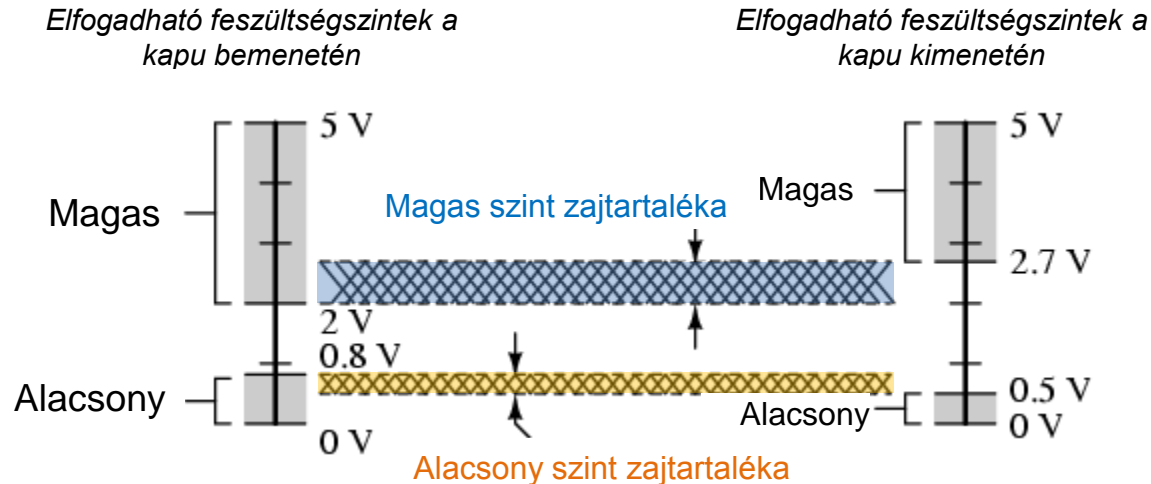


Elfogadható feszültségszintek a kapu kimenetén



Bevezető

- **Logikai szintek**

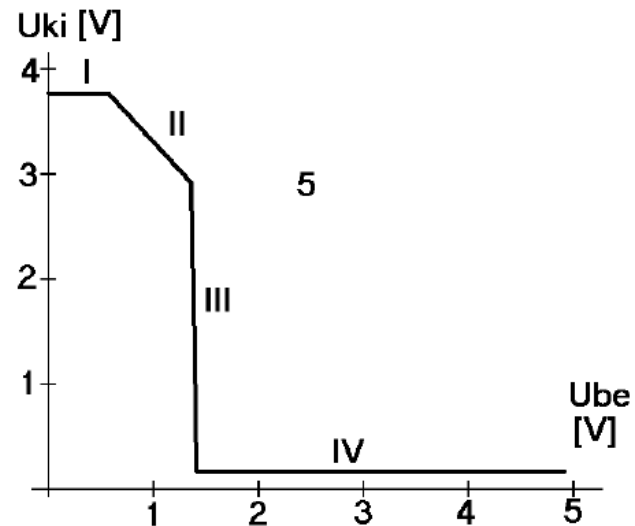
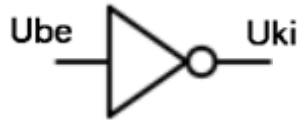


- Az elfogadható bemeneti szint tartomány szélesebb mint a kimeneti
 - A kimeneti jelre szuperponálódó zaj miatt a következő kapu bemeneti jele bizonytalan szintű lehet
 - A bemeneti és a kimeneti tartományok közötti különbség adja a kapu áramkör zajtartalékát
 - Ez megadja azt a maximális zajfeszültséget, ami „gyenge” kimenő jel esetén sem okoz logikai szint tévesztést
 - Minél nagyobb a zajtartalék, annál jobb a kapu zajtűrése

Bevezető

- **Logikai szintek**

- **Transzfer karakterisztika:** Transzfer karakterisztikának nevezzük a vizsgált eszköz kimeneti feszültségének függését a bemeneti feszültségtől. Ha több bemenete is van az eszköznek, minden bemenetére meg lehet adni ezt a jellemzőt a többi feszültség valamilyen szinten történő rögzítése mellett.

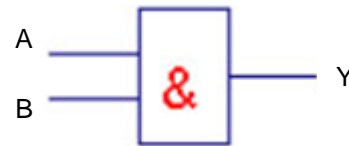


Bevezető

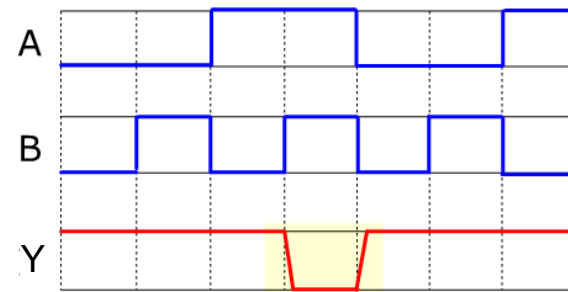
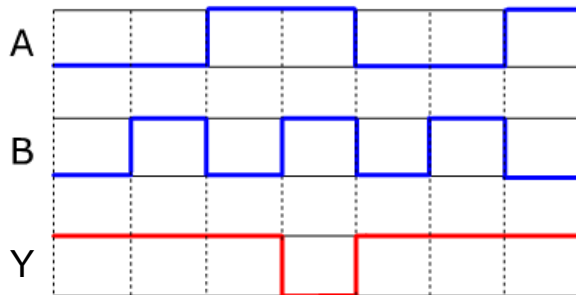
- **Dinamikus viselkedés**

- Egy kapuáramkör viselkedését igazságtáblázatával adjuk meg

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0



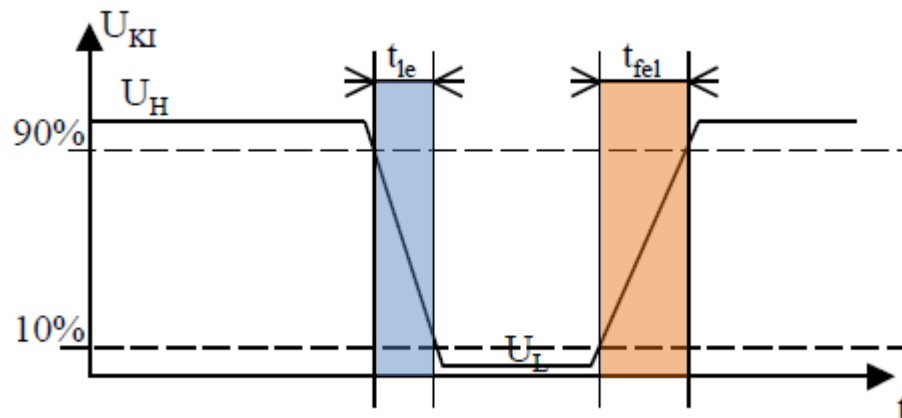
- Ebből könnyen tudunk idődiagramokat szerkeszteni
- A valódi kapuáramkörök félvezetőkből épülnek
 - Nem ideális kapcsoló eszközök
 - Csak véges sebességgel képesek a kimenetükön követni a bemeneti jelváltozásokat



Bevezető

- **Dinamikus viselkedés**

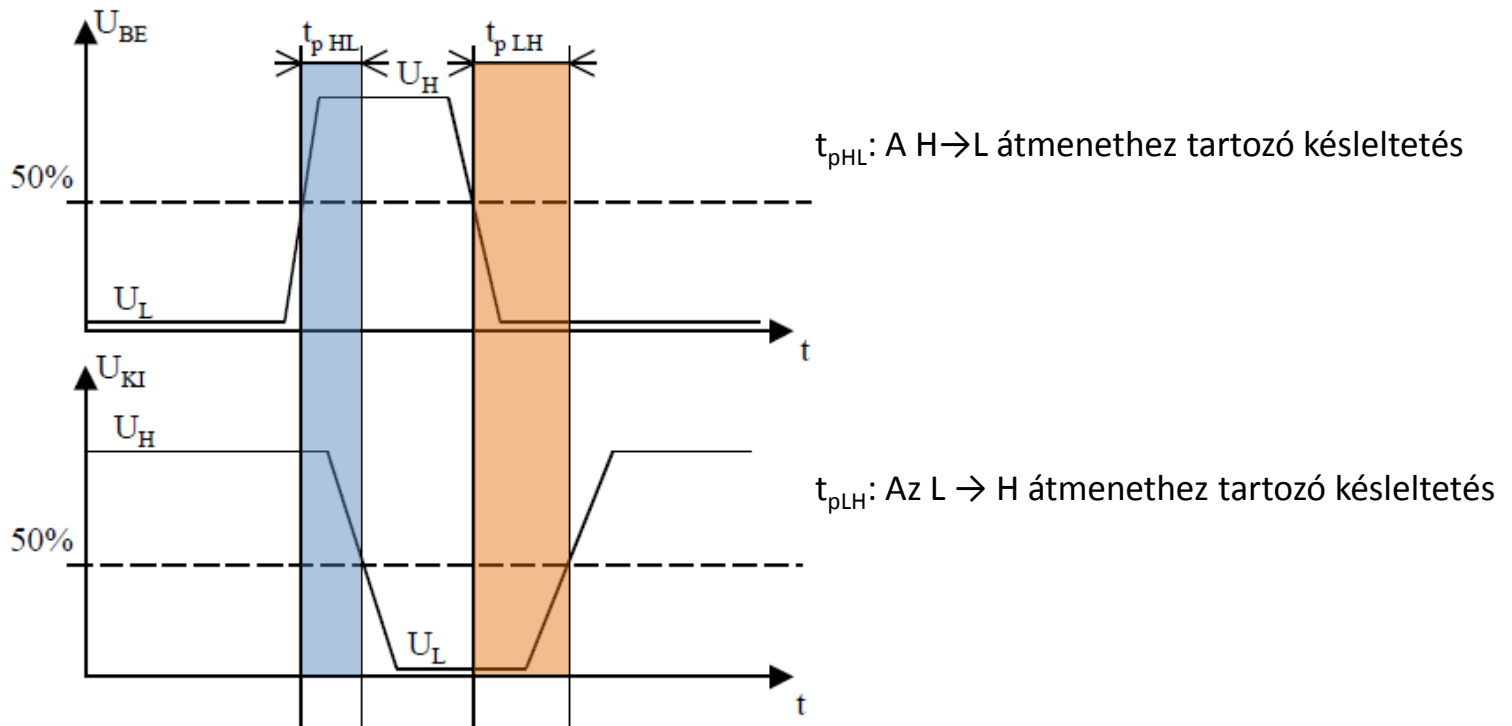
- **Felfutási idő:** amíg egy áramkör kimenetén jelváltáskor a kimeneti feszültség a felfutó jel amplitúdójának 10%-áról 90%-ra növekszik.
- **Lefutási idő:** amíg egy áramkör kimenetén jelváltáskor a kimeneti feszültség a lefutó jel amplitúdójának 90%-áról 10%-ára csökken.
- Általában különböző fel- és lefutási idők



Bevezető

- **Dinamikus viselkedés**

- **Késleltetési idő:** a bemenő jel megváltozása és a kimenő jel megváltozása között eltelt idő. A késleltetési időt a között a két pont között mérjük, ahol a bemenő jel és a kimenő jel eléri a referencia feszültséget
- Gyakran a névleges „1” szint 50%-a



Bevezető

- **Dinamikus viselkedés**

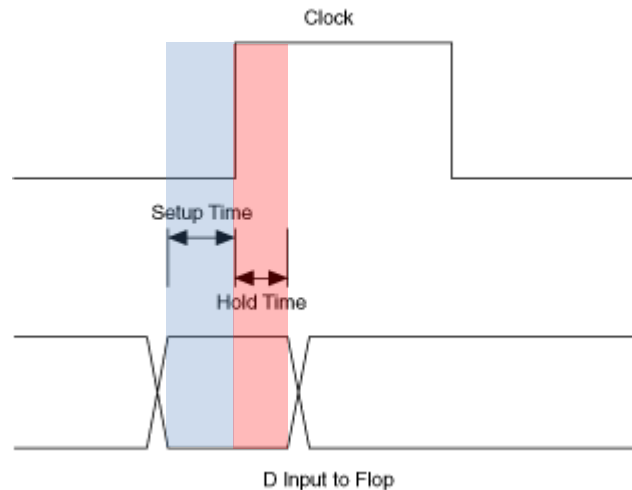
- Általában a $H(1) \rightarrow L(0)$ és $L(0) \rightarrow H(1)$ átmenetekhez más késleltetési idő tartozik
 - t_{pHL} , t_{pLH}
- Mivel a felfutó és lefutó élek számát nem tudjuk előre megmondani, átlagos késleltetési idővel (Propagation Delay Time) szoktunk számolni:

$$t_{pd} = (t_{pHL} + t_{pLH})/2$$

- Szinkron sorrendi hálózatoknál
 - **Előkészítési idő (Setup time):** az az idő, amennyivel a mintavételezést jelentő órajel-változás előtt már stabilnak kell lennie a flip-flop bemeneti jelének.
 - **Tartási idő (Hold time):** az az idő, amennyivel a mintavételezést jelentő órajel-változás után még stabilnak kell lennie a flip-flop bemeneti jelének.
 - **Jelterjedési idő (Propagation delay):** ennyi idő szükséges ahhoz, hogy az órajel-váltás után megjelenjen a kimeneten a flip-flop új értéke.

Bevezető

- **Dinamikus viselkedés**



- Szinkron sorrendi hálózatoknál

- **Előkészítési idő (Setup time):** az az idő, amennyivel a mintavételezést jelentő órajel-változás előtt már stabilnak kell lennie a flip-flop bemeneti jelének.
- **Tartási idő (Hold time):** az az idő, amennyivel a mintavételezést jelentő órajel-változás után még stabilnak kell lennie a flip-flop bemeneti jelének.
- **Jelterjedési idő (Propagation delay):** ennyi idő szükséges ahhoz, hogy az órajel-váltás után megjelenjen a kimeneten a flip-flop új értéke.

Bevezető

- **3 alapl művelet**
 - „VAGY” művelet, logikai összeadás
 - „ÉS” művelet, logikai szorzás
 - „NEM” (tagadás) művelet, negálás, inverz

 - Az alapl műveletekkel bármely más logikai függvény megvalósítható

Bevezető

- **3 alapművelet**

- Logikai VAGY kapcsolat

Algebrai alak:

$$Y = A+B = A \parallel B$$

Utasításlista:

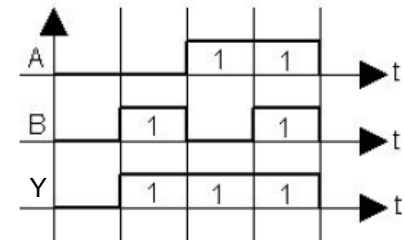
(VHDL)

$$Y \leq A \text{ or } B$$

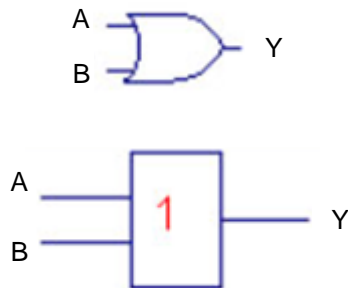
Igazságtáblázat:

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

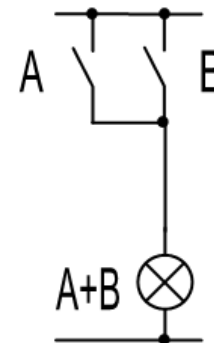
Idődiagram:



Szimbolikus jelképek:



Elektromechanikus kapcsolás:



Bevezető

- **3 alapművelet**
 - Logikai ÉS kapcsolat

Algebrai alak:

$$Y = A \cdot B = AB = A \ \&\& \ B$$

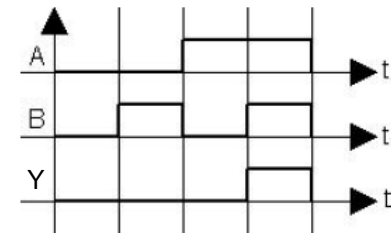
Utasításlista: (VHDL)

`Y <= A and B`

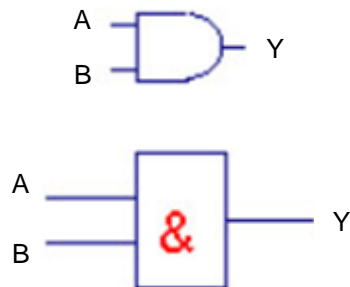
Igazságtáblázat:

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

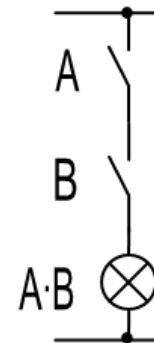
Idődiagram:



Szimbolikus jelképek:



Elektromechanikus kapcsolás:



Bevezető

- **3 alapművelet**

- Tagadás, Negálás, NEM, Inverzió

Algebrai alak:

$$Y = \bar{A} = !A$$

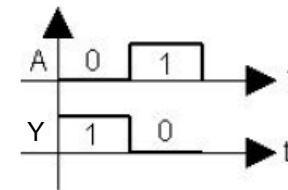
Utasításlista:
(VHDL)

`Y <= not A`

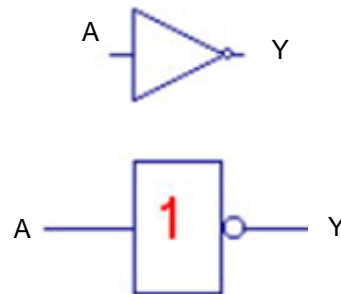
Igazságtáblázat:

A	Y
0	1
1	0

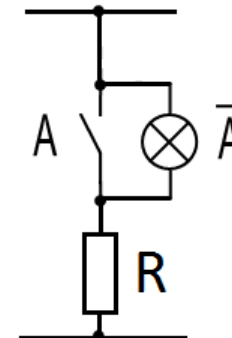
Idődiagram:



Szimbolikus jelképek:



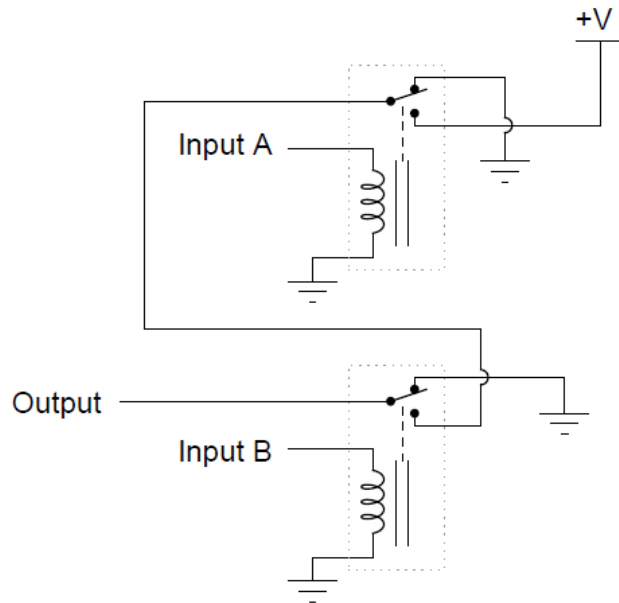
Elektromechanikus kapcsolás:



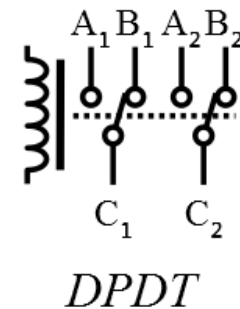
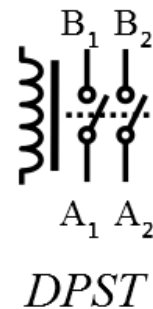
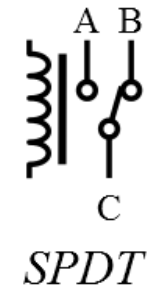
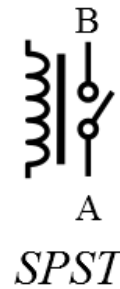
Logikai műveletek megvalósítása

- Elektromechanikus eszközök

- Kapcsoló
- Relé, jelfogó

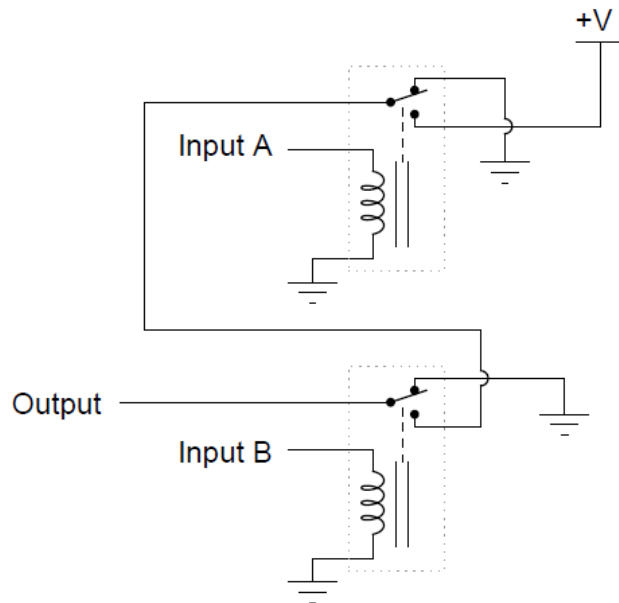


- ÉS kapcsolat

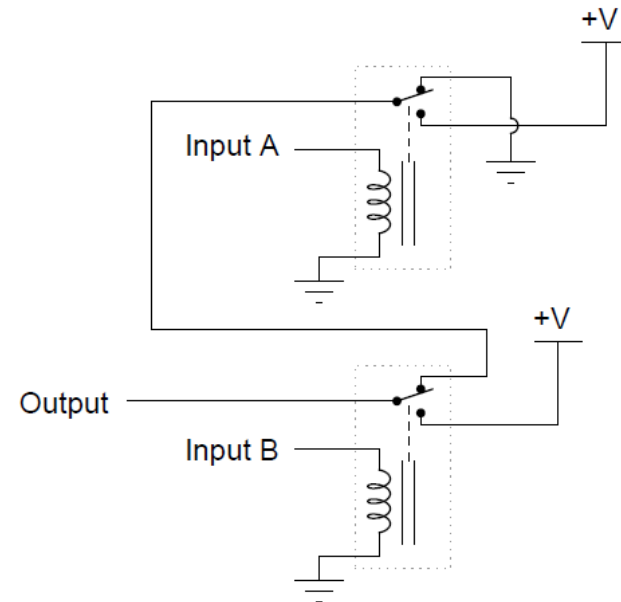


Logikai műveletek megvalósítása

- Elektromechanikus eszközök
 - Kapcsoló
 - Relé, jelfogó



- ÉS kapcsolat



- VAGY kapcsolat

Logikai műveletek megvalósítása

- Elektromechanikus eszközök

- Kapcsoló
- Relé, jelfogó
- Hátrány:
 - Nagy méret
 - Nagy fogyasztás
 - Lassú működés
 - Megbízhatatlan (pl. kontaktus előregedése)
- Bonyolult logikai műveletek megvalósítása körülményes



- Ideális kapcsoló eszköz

- Zárva $R = 0$
- Nyitva $R = \infty$
- Teljesítmény felvétele nincs
- Végtelenül gyors ki/be kapcsolás
- Kényelmesen vezérelhető -> elektronikusan

Logikai műveletek megvalósítása

- Elektronikus kapcsolók

- Dióda
- Tranzisztor (Bipoláris, térvezérlésű)

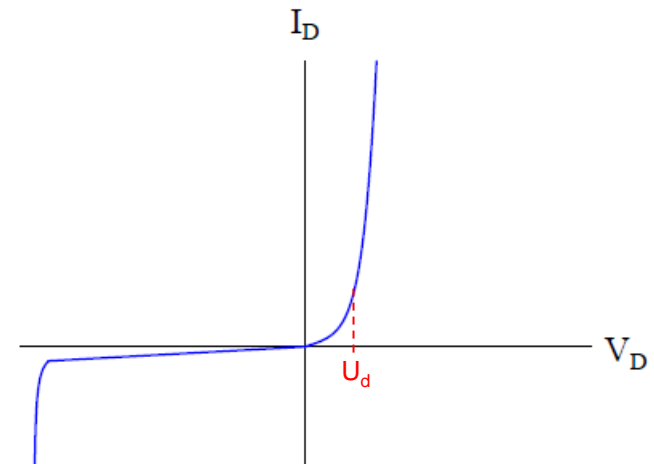
- A dióda mint kapcsoló

- Kikapcsolt állapot

- Záró irányú előfeszítés
 - Elhanyagolható maradékáram
 - Jó közelítéssel feszültség független
 - $R \rightarrow \infty$

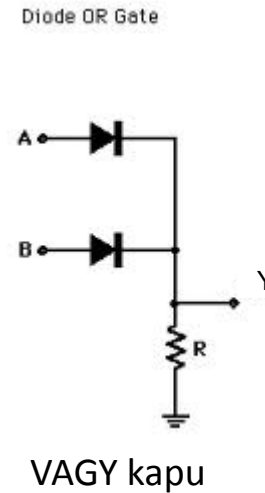
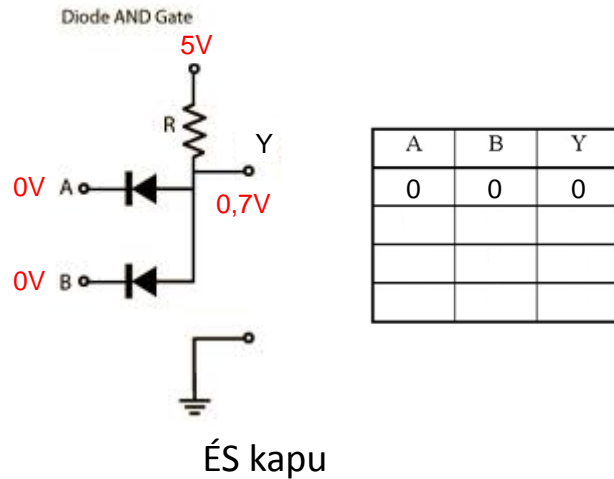
- Bekapcsolt állapot

- Nyitóirányú előfeszítés
 - Nyitóirányú maradékfeszültség (Si: 0,6V; Ge: 0,2V; GaAs: 1,2V; Schottky: 0,4V)
 - » Teljesítményfelvétel $\neq 0$
 - Nyitott dióda árama gyakorlatilag független a feszültségtől



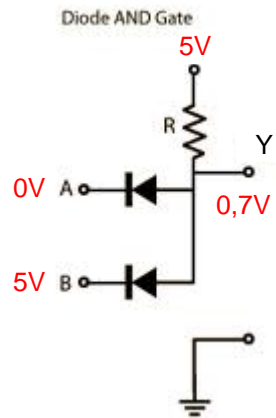
Logikai műveletek megvalósítása

- A dióda mint kapcsoló
 - Diódás logika (DDL)



Logikai műveletek megvalósítása

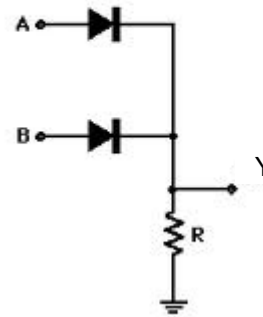
- A dióda mint kapcsoló
 - Diódás logika (DDL)



A	B	Y
0	0	0
0	1	0
1	0	0

ÉS kapu

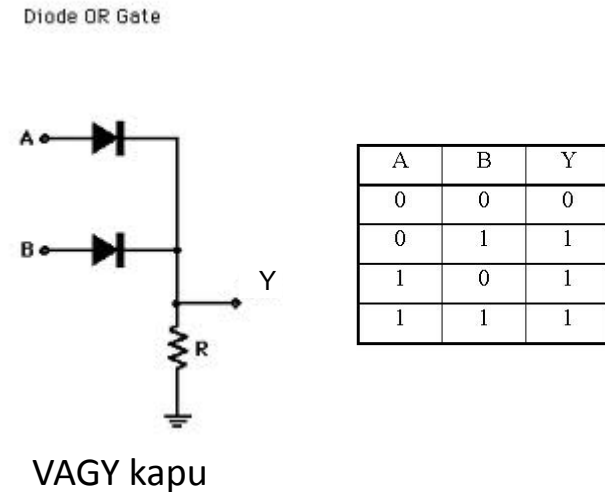
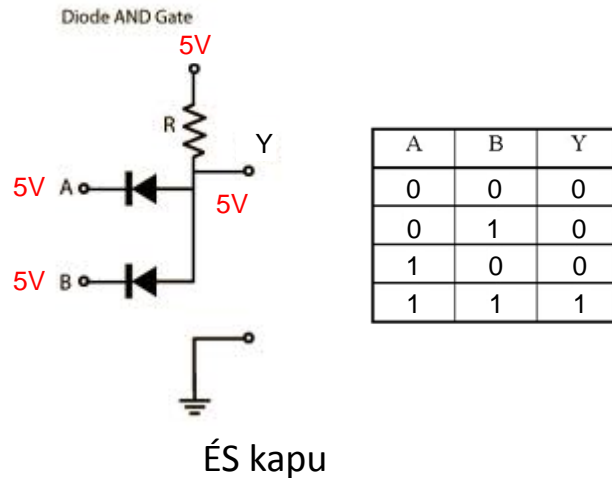
Diode OR Gate



VAGY kapu

Logikai műveletek megvalósítása

- A dióda mint kapcsoló
 - Diódás logika (DDL)



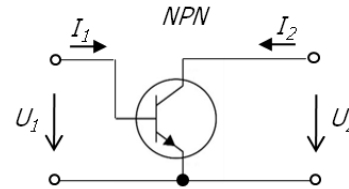
- A sebességet a p-n átmenet kapacitása határozza meg
- Kevés alkatrész
- Diódás logika hátránya:
 - A kimeneti szint eltolódik
 - Több kaput egymás után kapcsolva téves logikai szintek keletkezhetnek
 - Nincs inverter

Logikai műveletek megvalósítása

- A tranzisztor mint kapcsoló

- Normál aktív

- BE nyitott
- BC zárt
- Erősítőként használjuk



- Lezárt

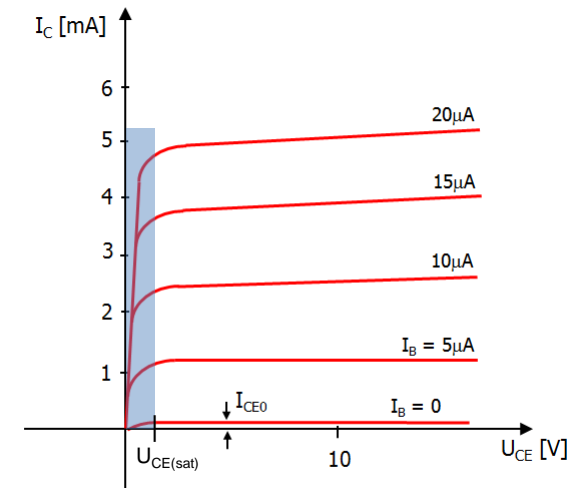
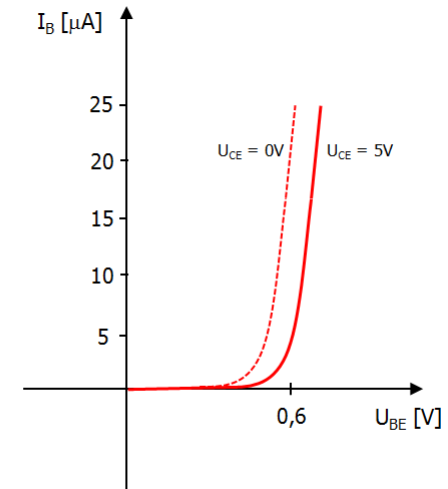
- BE zárt
- BC zárt
- Mint egy nyitott kapcsoló

- Inverz

- BE zárt
- BC nyitott
- Nem használjuk

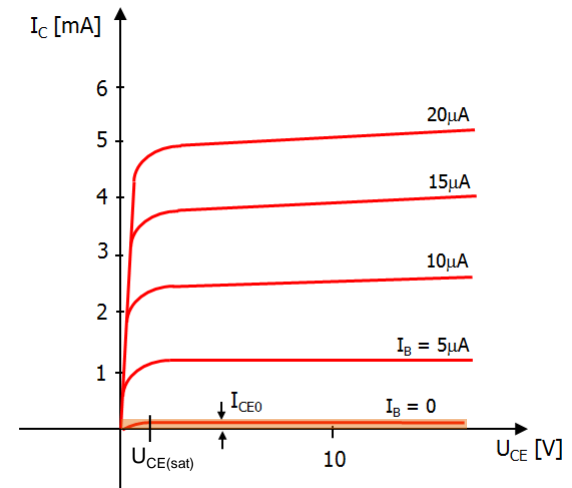
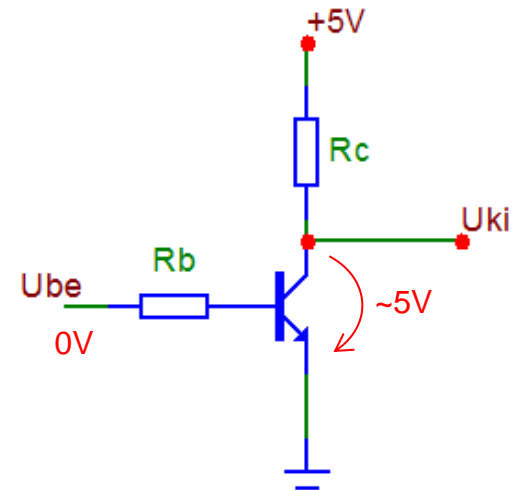
- Telítéses

- BE nyitott
- BC nyitott
- Mint egy zárt kapcsoló



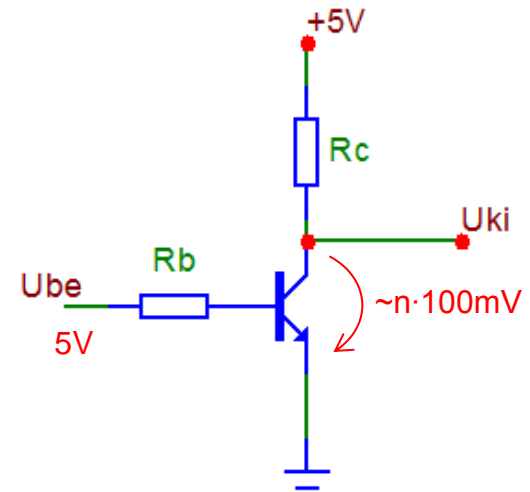
Logikai műveletek megvalósítása

- A tranzisztor mint kapcsoló
 - Ellenállás-Tranzisztor logika (RTL)
 - Inverter
 - Zárt állapot
 - $U_{be} = 0V$
 - BE lezárva: $I_B \approx 0$ $I_C \approx 0$
 - $CE \rightarrow \infty \Omega$
 - $U_{ki} \approx 5V$



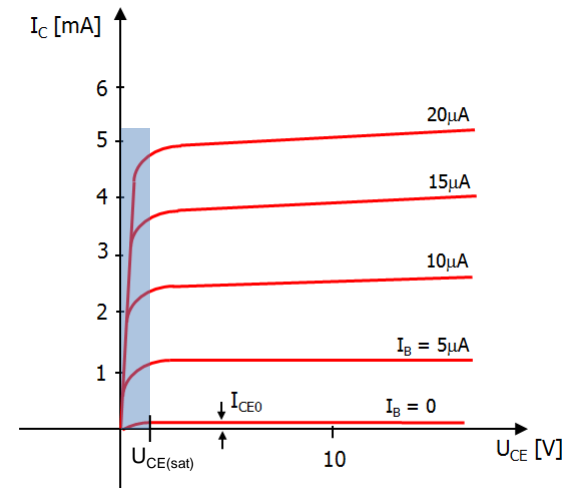
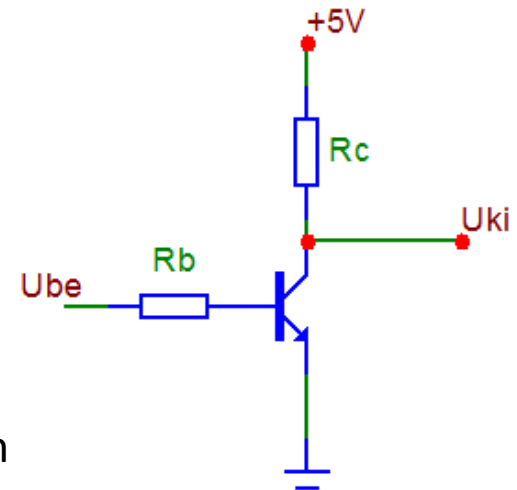
Logikai műveletek megvalósítása

- A tranzisztor mint kapcsoló
 - Ellenállás-Tranzisztor logika (RTL)
 - Inverter
 - Zárt állapot
 - $U_{be} = 0V$
 - BE lezárva: $I_B \approx 0$ $I_C \approx 0$
 - $CE \rightarrow \infty \Omega$
 - $U_{ki} \approx 5V$
 - Nyitott állapot
 - BE nyitóirányban: $U_{be} = 5V$
 - BE és CE kinyit, a tranzisztor vezet
 - $U_{CE} \approx n \cdot 100mV \rightarrow$ nem ideális kapcsoló
 - CE kis ellenállást képvisel: $U_{ki} \approx 0V$



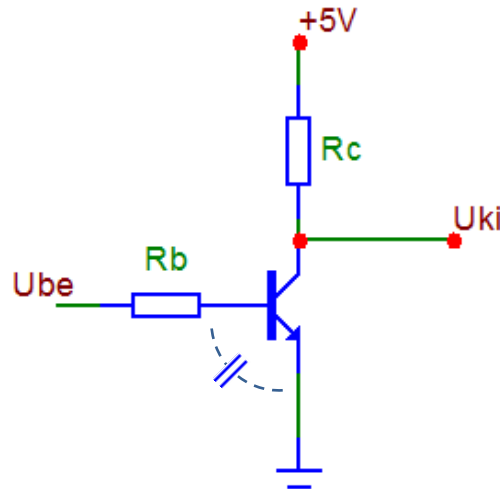
Logikai műveletek megvalósítása

- A tranzisztor mint kapcsoló
 - Ellenállás-Tranzisztor logika (RTL)
 - Inverter
 - Vezérlés
 - Logikai „0” $\approx 0V$
 - Logikai „1” $\approx 5V$
 - Közvetlenül összekapcsolható kapuk
 - Nyitott állapotban a tranzisztor telítésben van
 - $U_B > U_C$ ezért BC is nyitott, nagy I_B áram lehet
 - A bázisban nagy a töltéshordozó koncentráció
 - Kikapcsoláskor a töltéseknek távozni kell
 - » A telítés miatt a kikapcsolási idő megnő
 - » A dinamikus viselkedés szempontjából a telítés hátrányos
 - » A statikus viselkedés szempontjából viszont hasznos
 - Jól megkülönböztethető logikai szint tartományok



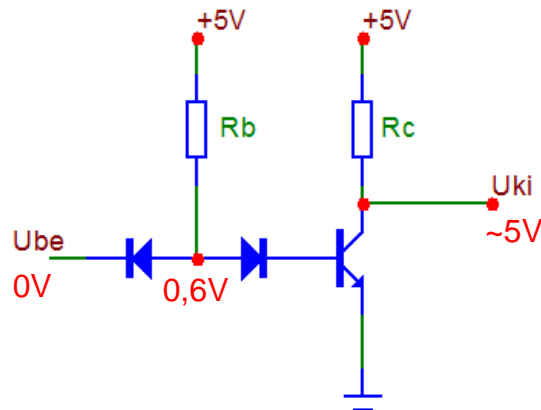
Logikai műveletek megvalósítása

- A tranzisztor mint kapcsoló
 - Ellenállás-Tranzisztor logika (RTL)
 - Hátrányok
 - A telítés miatt a bázisban nagy a töltéshordozó koncentráció
 - » A nyitáshoz a bázisban töltéshordozóknak kell felhalmozódnia
 - » A lezáráshoz a bázisból a töltéshordozókat ki kell üríteni
 - A tranzisztor kapacitásának feltöltése-kisütése (ki/be kapcsolás) lassú
 - » Korlátozott működési frekvencia
 - » Szabadon hagyott bemenet érzékeny a zavarokra



Logikai műveletek megvalósítása

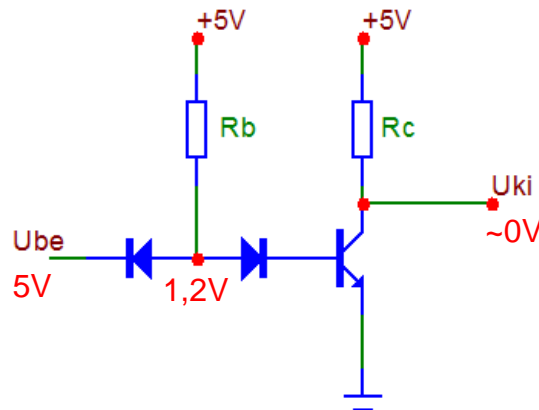
- A tranzisztor mint kapcsoló
 - Dioda-Tranzisztor logika (DTL)
 - A nyitóirányban előfeszített dióda kis ellenállást képvisel
 - Gyorsabb ki/be kapcsolás
 - A dióda sokkal kevesebb helyet foglal el az IC-ben mint az ellenállás



- A bemeneti bázisellenállás helyett diódákat használunk
- $U_{be} < 1,2V$ esetén a tranzisztor zárva van

Logikai műveletek megvalósítása

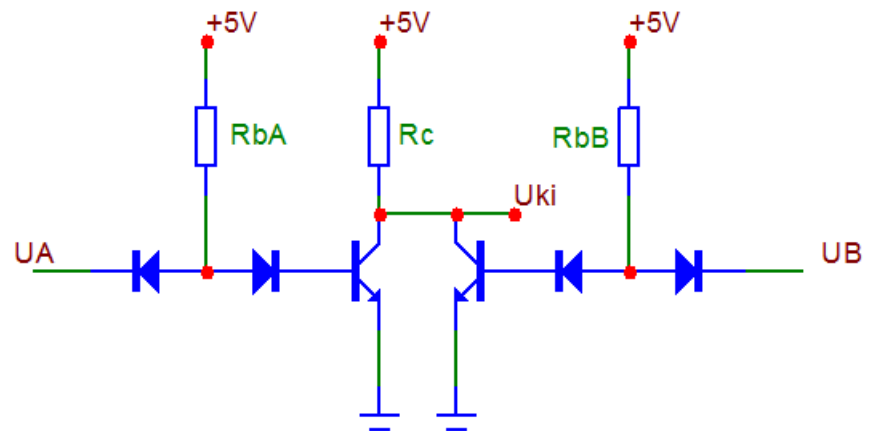
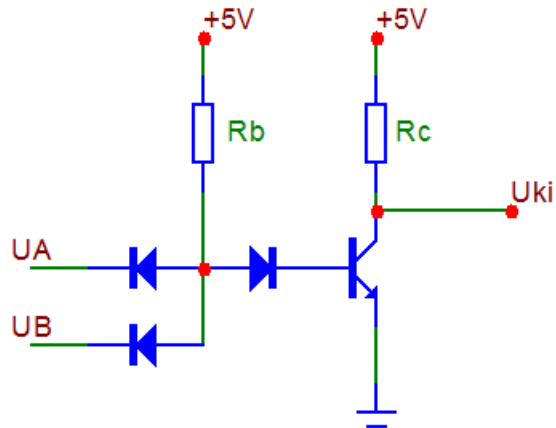
- A tranzisztor mint kapcsoló
 - Dioda-Tranzisztor logika (DTL)
 - A nyitóirányban előfeszített dióda kis ellenállást képvisel
 - Gyorsabb ki/be kapcsolás
 - A dióda sokkal kevesebb helyet foglal el az IC-ben mint az ellenállás



- A bemeneti bázisellenállás helyett diódákat használunk
- $U_{be} < 1,2V$ esetén a tranzisztor zárva van: $U_{ki} \approx 5V$
- Ha a bemeneti dióda lezár a tranzisztor nyitott: $U_{ki} \approx 0V$
- A szabadon hagyott bemenet logikai „1” bemenő jelnek érzékeli
 - » Érzéketlenebb a zajokra
- Könnyen lehet NAND kaput készíteni belőle

Logikai műveletek megvalósítása

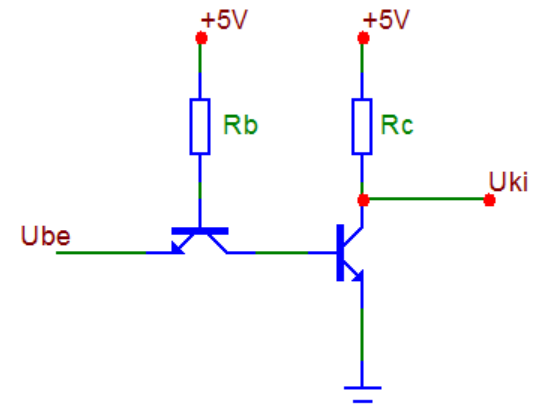
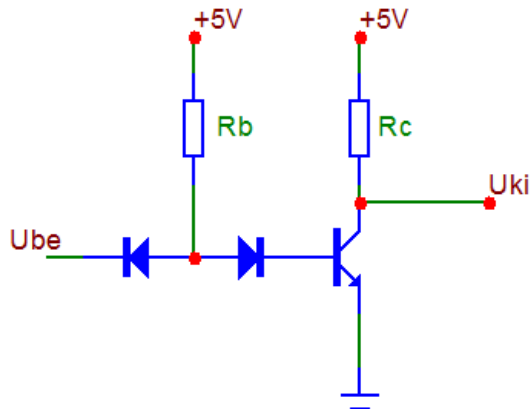
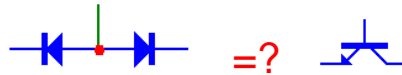
- A tranzisztor mint kapcsoló
 - Dioda-Tranzisztor logika (DTL)
 - NAND és NOR kapu



- A DDL és DTL logika kombinációja
- A DTL inverter kiküszöböli a DDL-nél tapasztalt szinteltolódást

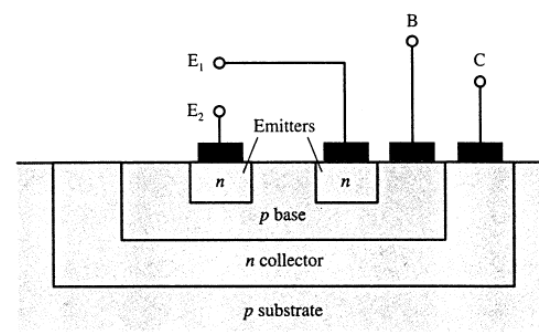
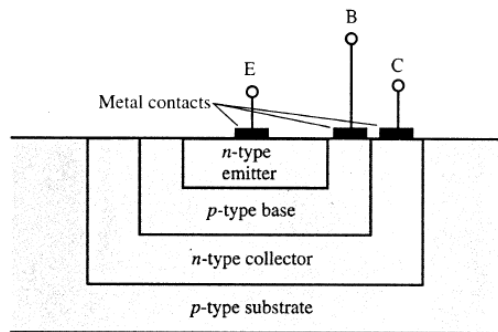
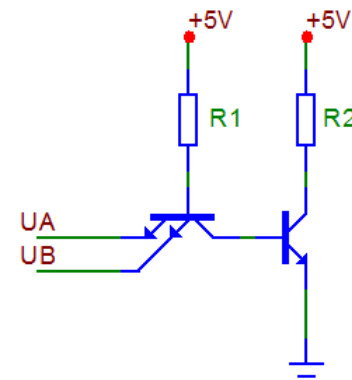
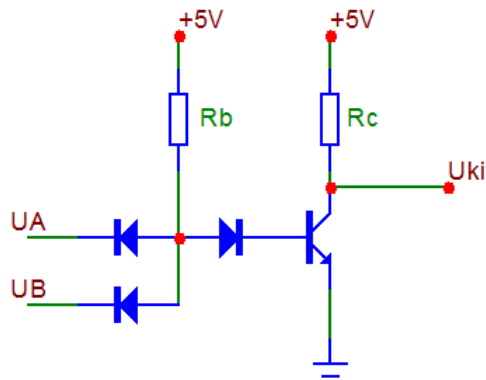
Digitális elektronika

- A tranzisztor mint kapcsoló
 - Tranzisztor-Tranzisztor logika (TTL)
 - Inverter
 - A két összekapcsolt anódú dióda helyettesíthető-e egy NPN tranzisztorral?
 - Kisebb helyet foglal az IC-ben



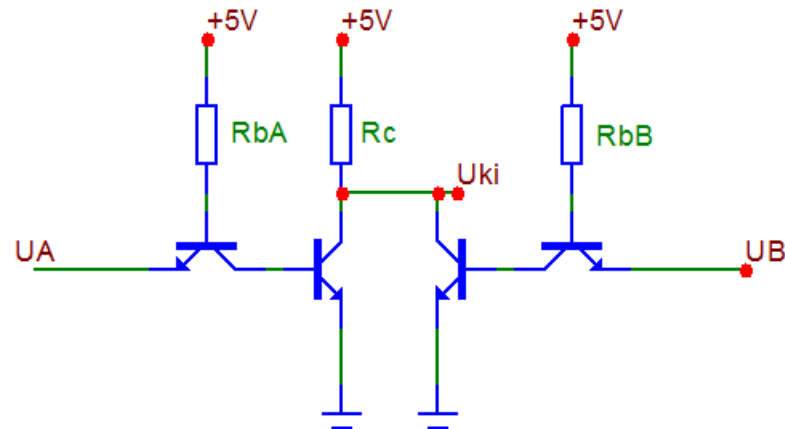
Digitális elektronika

- A tranzisztor mint kapcsoló
 - Tranzisztor-Tranzisztor logika (TTL)
 - NAND kapu
 - A párhuzamosan kapcsolt diódák egy speciális tranzisztorral helyettesíthetők
 - Több emitteres tranzisztor



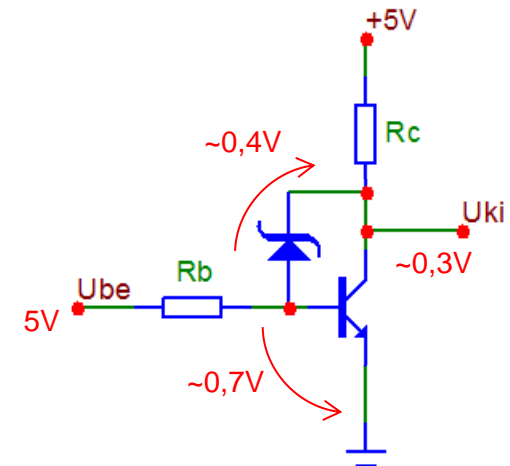
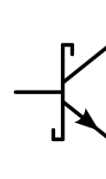
Digitális elektronika

- A tranzisztor mint kapcsoló
 - Tranzisztor-Tranzisztor logika (TTL)
 - NOR kapu
 - A DTL kapcsolásból kiindulva, a diódák helyettesítésével



Digitális elektronika

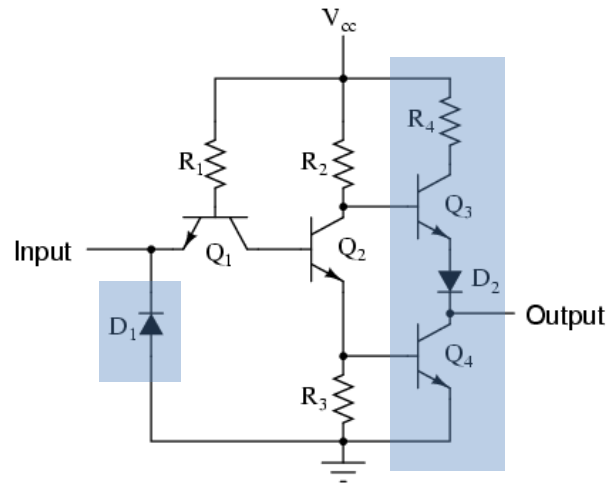
- A tranzisztor mint kapcsoló
 - Nyitott állapotban a tranzisztor telítésben van
 - $U_B > U_C$ ezért BC is nyitott, nagy I_B áram
 - A bázisban nagy a töltéshordozó koncentráció
 - Kikapcsoláskor a töltéseknek távozni kell
 - A telítés miatt a kikapcsolási idő megnő
 - A dinamikus viselkedés szempontjából a telítés hátrányos
 - A statikus viselkedés szempontjából viszont hasznos
 - Meg kellene akadályozni a telítést
 - BC közé kapcsolt kis nyitófeszültségű dióda
 - Schottky dióda nyitó fesz.: $\approx 0,4V$
 - A BC nyitófeszültséget korlátozza
 - A nyitott BE fesz.: $U_{BE} \approx 0,7$
 - A nyitott BC fesz.: $U_{BE} \approx 0,4$
 - A CE fesz.: $U_{CE} = U_{BE} - U_{BC}$
 - Gyors kikapcsolású tranzisztor
 - Speciális jelölés



MC példa

Digitális elektronika

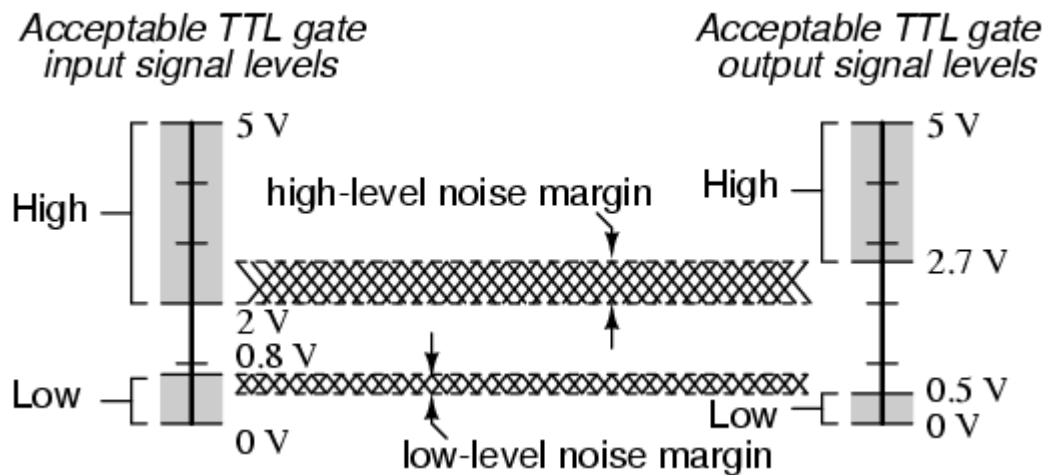
- A tranzisztor mint kapcsoló
 - TTL logikai áramkör család
 - SN74xx sorozat



- Védődióda, negatív bemeneti feszültség ellen véd
 - Kimeneti fokozat: A kimenetre kapcsolódó terhelés áramát biztosítja vagy nyeli el
- SN74LSxx, SN74Sxx
 - [7404](#)
 - [7400](#)

Digitális elektronika

- TTL áramkörök
 - Statikus viselkedés
 - Jól szétválasztható logikai szintek, viszonylag jó zajtűrő képesség

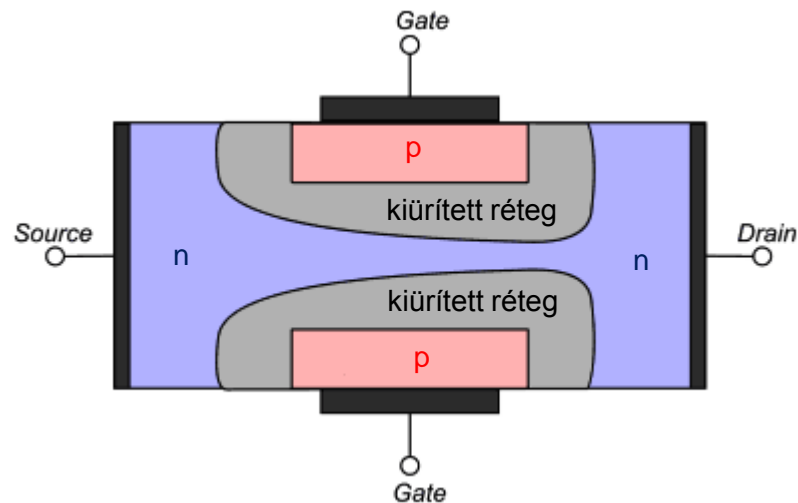


Digitális elektronika

- TTL áramkörök
 - Statikus viselkedés
 - Jól szétválasztható logikai szintek, viszonylag jó zajtűrő képesség
 - Dinamikus viselkedés
 - Schottky tranzisztoros kapcsolással elég gyors kapcsolási idő ($t_{pd} \approx 2..10ns$)
 - Teljesítményviszonyok
 - Statikus
 - Bekapcsolt állapotban a kollektor ellenálláson teljesítmény disszipálódik
 - Kikapcsolt állapotban kisebb a veszteség
 - » A következő fokozat meghajtására áramot kell biztosítani (áramvezérelt eszköz)
 - Dinamikus
 - A tranzisztor ki/bekapcsolásához töltéseket kell mozgatni
 - A működési frekvencia növekedésével egységnyi idő alatt egyre több ki/bekapcsolás
 - » Növekszik a dinamikus teljesítményfelvétel
 - Bonyolult logikai áramkörökben sok kapu
 - TTL-ből felépítve nagy teljesítményfelvétel
 - Hűteni kell
 - Vagy egyéb megoldás (más kapcsolóelem)

Digitális elektronika

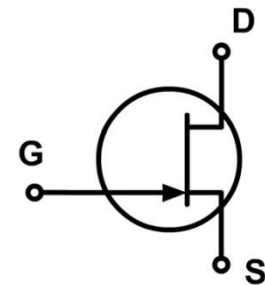
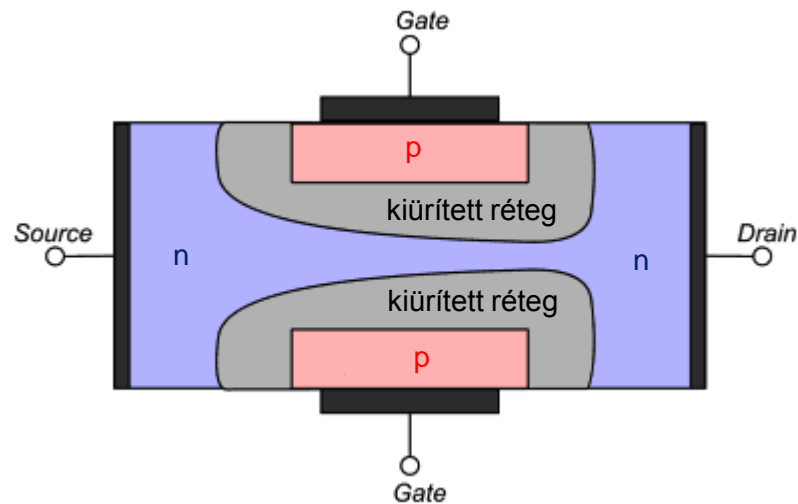
- Tervezélrészű tranzisztor (Field Effect Transistor)
 - Feszültségvezérelt
 - Elhanyagolható a vezérléshez szükséges teljesítmény
 - JFET (Junction FET)
 - A diódához hasonlóan kiürített réteg alakul ki a p-n átmenet között
 - A záróirányú feszültséggel változtatható a kiürített réteg vastagsága
 - Ezzel változik a csatorna ellenállása
 - Záróirányban csak az elhanyagolható visszáram folyik
 - Gyakorlatilag nincs szükség vezérlőteliessítményre



Animáció

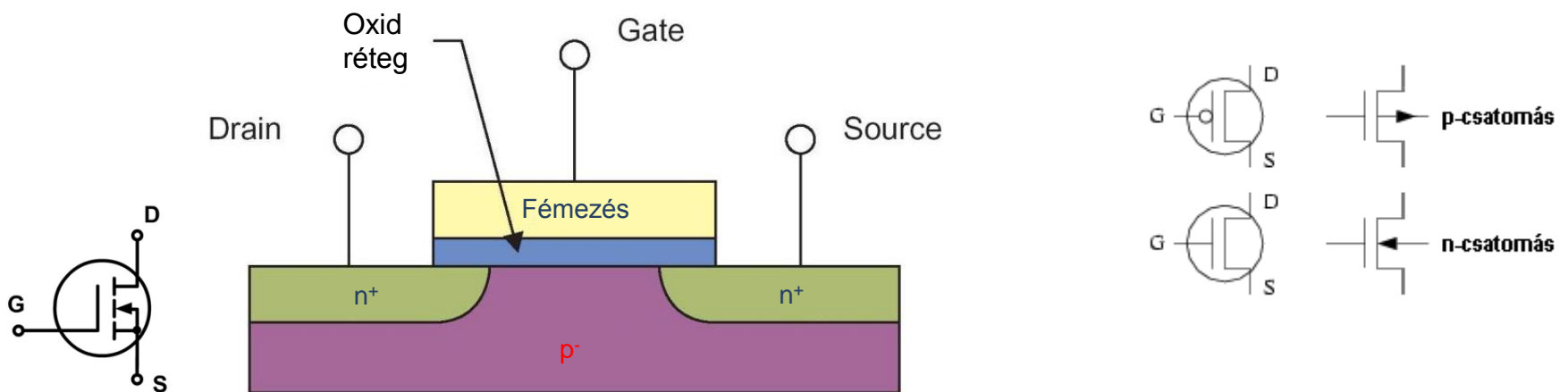
Digitális elektronika

- Térvezérlésű tranzisztor (Field Effect Transistor)
 - JFET (Junction FET)
 - Feszültségvezérelt kapcsolóként használható
 - De negatív vezérlőfeszültség kell
 - Ez ellentmond az egy tápfeszültség kritériumnak
 - Főleg analóg kapcsolóként és precíziós ME bemeneti fokozataként használják
 - 100..1000 M Ω bemeneti ell.áll.



Digitális elektronika

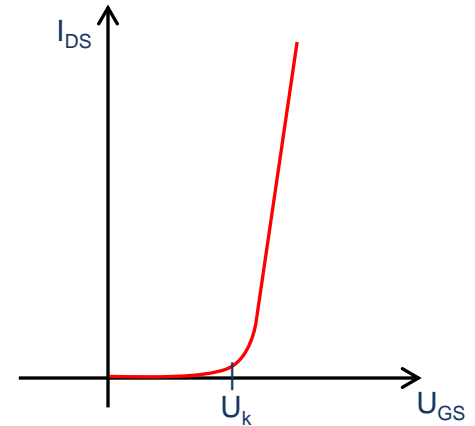
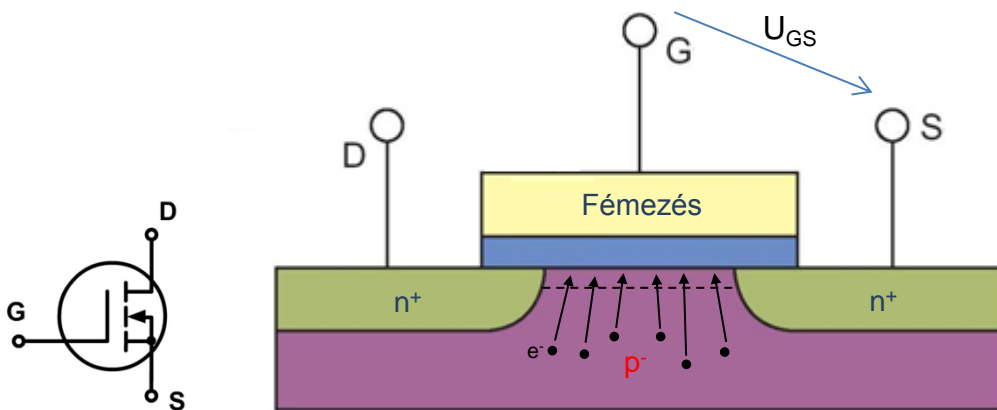
- Tervezélrészű tranzisztor (Field Effect Transistor)
 - MOSFET (Metall Oxid Semiconductor FET)
 - Gyengén szennyezett p-típusú alaplemez (substrate)
 - Erősen szennyezett n-típusú Source és Drain
 - Gate fémréteg
 - Régebben Al : könnyebben felvihető; Si: Rossz vezető de könnyen gyártható
 - Ma Cu: Az átkapcsoláskor folyó áram miatt jó vezető kell
 - A Gate alatt vékony (1..100nm vastag) szigetelő oxidréteg
 - Nem vezet



Animáció

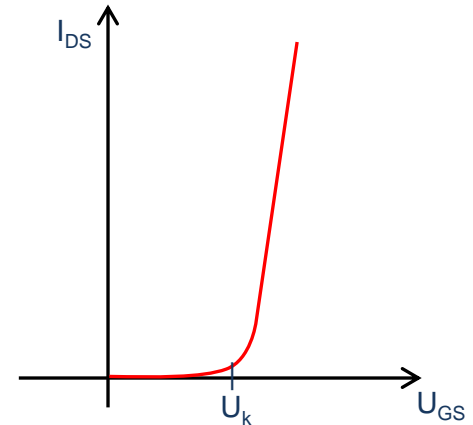
Digitális elektronika

- Tervezélrészű tranzisztor (Field Effect Transistor)
 - MOSFET (Metall Oxid Semiconductor FET)
 - Előfeszítés nélkül $U_{GS} = 0V$ esetén lezárt p-n átmenetek
 - Elektromos tér hatására ($U_{GS} > 0$) töltéshordozók halmozódnak fel a Gate alatt
 - Vezető csatorna alakul ki \rightarrow n-csatornás növekményes MOSFET
 - Elég nagy $U_{GS} > U_k$ esetén kis ($\sim 10\Omega$ nagyságrendű) csatorna ellenállás
 - Előny
 - » Nincs p-n átmenet a csatornában
 - » Nincs a bipoláris tranzisztornál tapasztalható nagyságrendű maradékfeszültség



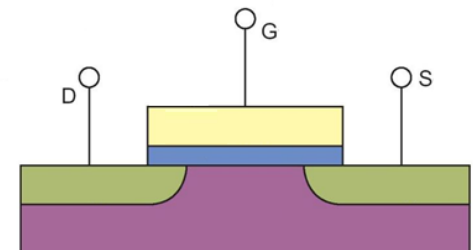
Digitális elektronika

- Térvezérlésű tranzisztor (Field Effect Transistor)
 - MOSFET (Metall Oxid Semiconductor FET)
 - Előfeszítés nélkül $U_{GS} = 0V$ esetén lezárt p-n átmenetek
 - Elektromos tér hatására ($U_{GS} > 0$) töltéshordozók halmozódnak fel a Gate alatt
 - Vezető csatorna alakul ki \rightarrow n-csatornás növekményes MOSFET
 - Elég nagy $U_{GS} > U_k$ esetén kis ($\sim 10\Omega$ nagyságrendű) csatorna ellenállás
 - Előny
 - » Nincs p-n átmenet a csatornában
 - » Nincs a bipoláris tranzisztornál tapasztalható nagyságrendű maradékfeszültség
 - Kapcsolóként
 - Nyitott kapcsoló
 - » $U_{GS} \approx 0V$
 - » Nem vezet
 - Zárt kapcsoló
 - » $U_{GS} > U_k$
 - » Kis ellenállással vezet
 - $U_k = n \cdot 100mV$ küszöbfeszültség tápfesz. függő
 - A vezérlő fesz. a táppal azonos polaritású
 - » Közvetlenül egymás után kapcsolható fokozatok



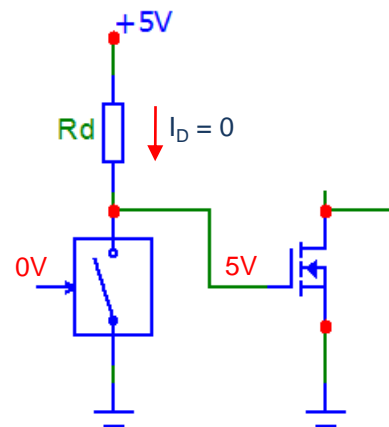
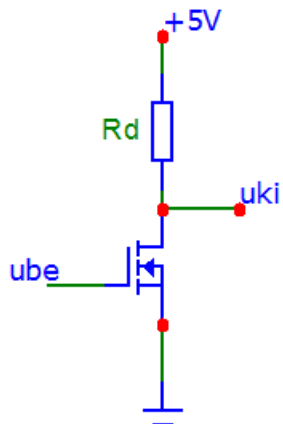
Digitális elektronika

- Térvezérlésű tranzisztor (Field Effect Transistor)
 - MOSFET (Metall Oxid Semiconductor FET)
 - Hátrány
 - Az elszigetelt Gate miatt kapacitásként viselkedik
 - A vékony szigetelő rétegen nagyobb vezérlő fesz. (50-60V) átüthet
 - » A tranzisztor tönkremegy
 - » Ennél alacsonyabb fesz. szintekkel dolgozunk
 - » De statikus feltöltődéssel akár 1000V is érheti a bemenetet
 - » ESD: Electrostatic Sensitive Device
 - Védőelektronika kell a bemeneteken
 - Statikus feltöltődés elleni csomagolás
 - Földelő csuklópánt
 - A mai modern dig. elektronikai eszközök alapeleme
 - Unipoláris
 - Source Drain felcserélhető
 - Azonos méret, szennyezés
 - Az IC lapkán nem is lehet megkülönböztetni



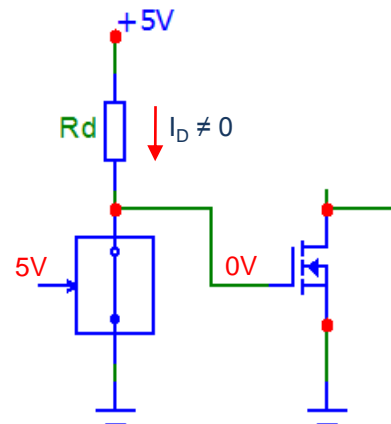
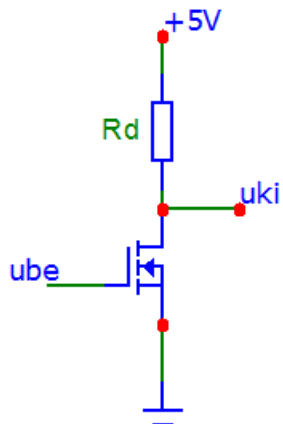
Digitális elektronika

- Térvezérlésű tranzisztor (Field Effect Transistor)
 - MOSFET (Metall Oxid Semiconductor FET)
 - NMOS logika
 - Az alap inverterben cseréljük le a bipoláris tranzisztort
 - Az alaplemezt (substrate-ot) a földre kell kötni
 - Nem kell soros bemeneti ellenállás
 - A következő fokozat statikus meghajtásához nem kell áram
 - » Ha a tranzisztor le van zárva (nyitott kapcsoló) $I_D = 0$



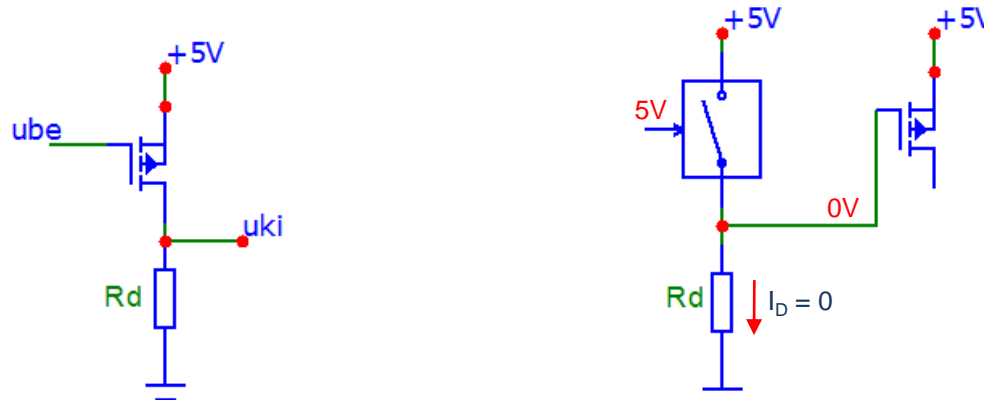
Digitális elektronika

- Térvezérlésű tranzisztor (Field Effect Transistor)
 - MOSFET (Metall Oxid Semiconductor FET)
 - NMOS logika
 - Az alap inverterben cseréljük le a bipoláris tranzisztort
 - Az alaplemezt (substrate-ot) a földre kell kötni
 - Nem kell soros bemeneti ellenállás
 - A következő fokozat statikus meghajtásához nem kell áram
 - » Ha a tranzisztor le van zárva (nyitott kapcsoló) $I_D = 0$
 - » Ha a tranzisztor nyitva van (zárt kapcsoló) $I_D \neq 0$
 - » R_d növelésével csökken az áram \rightarrow de csökken a kapcsolási sebesség is
 - » A probléma ugyan az mint a bipoláris tranzisztoros megoldással



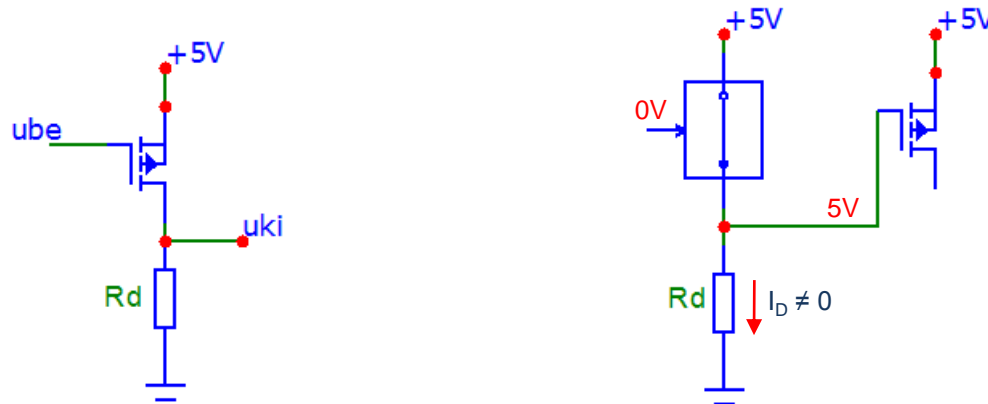
Digitális elektronika

- Tervezélrészű tranzisztor (Field Effect Transistor)
 - MOSFET (Metall Oxid Semiconductor FET)
 - PMOS logika
 - Az alap inverterben cseréljük le a bipoláris tranzisztort
 - Az alaplamezt (substrate-ot) a tápra kell kötni
 - A bemenetre tápfeszültséget adva a pMOSFET zárva van



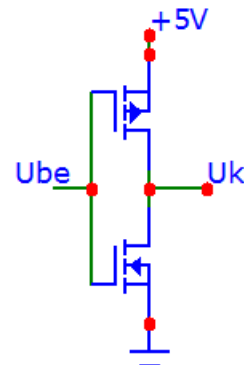
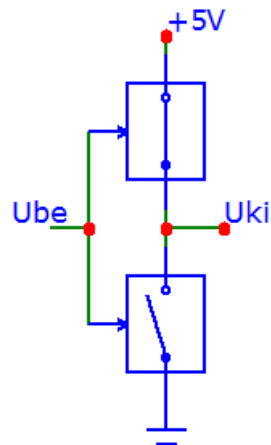
Digitális elektronika

- Tervezélrészű tranzisztor (Field Effect Transistor)
 - MOSFET (Metall Oxid Semiconductor FET)
 - PMOS logika
 - Az alap inverterben cseréljük le a bipoláris tranzisztort
 - Az alaplemezt (substrate-ot) a tápra kell kötni
 - A bemenetre tápfeszültséget adva a pMOSFET zárva van
 - A bemenetet földre kötve a pMOSFET kinyit
 - A problémák még mindig fennállnak
 - » Ha a tranzisztor nyitva van (zárt kapcsoló) $I_D \neq 0$
 - » R_d növelésével csökken az áram \rightarrow de csökken a kapcsolási sebesség is



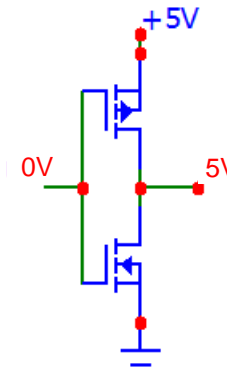
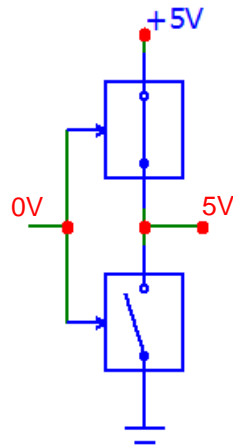
Digitális elektronika

- Térvezérlésű tranzisztor (Field Effect Transistor)
 - CMOS logika
 - Az előzőekhez képest teljesen új megközelítés kell
 - Ellenütemű vezérlés (Complementary MOS)
 - Nyitó és záró kapcsoló azonos vezérléssel
 - Megfelel egy közös vezérlésű n- és egy p-csatornás növekményes MOSFET-nek



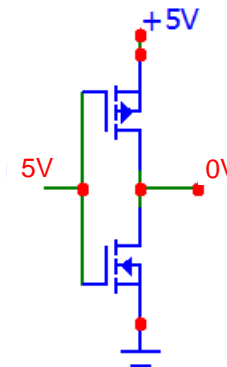
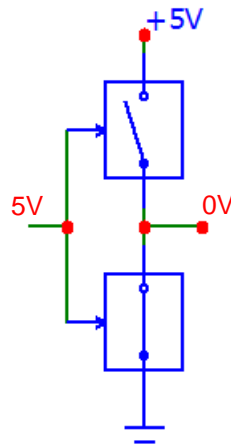
Digitális elektronika

- Térvezérlésű tranzisztor (Field Effect Transistor)
 - CMOS logika
 - Az előzőekhez képest teljesen új megközelítés kell
 - Ellenütemű vezérlés (Complementary MOS)
 - Nyitó és záró kapcsoló azonos vezérléssel
 - Megfelel egy közös vezérlésű n- és egy p-csatornás növekményes MOSFET-nek



Digitális elektronika

- Térvezérlésű tranzisztor (Field Effect Transistor)
 - CMOS logika
 - Az előzőekhez képest teljesen új megközelítés kell
 - Ellenütemű vezérlés (Complementary MOS)
 - Nyitó és záró kapcsoló azonos vezérléssel
 - Megfelel egy közös vezérlésű n- és egy p-csatornás növekményes MOSFET-nek
 - Statikus áramfelvétel zérus
 - » A kimenet vagy a tápra vagy a földre van kapcsolva
 - » A kis értékű ($\sim 10\Omega$ nagyságrendű) csatorna ellenálláson keresztül
 - Probléma: n- és p-csatornás MOSFET-et egy lapkán kell megvalósítani

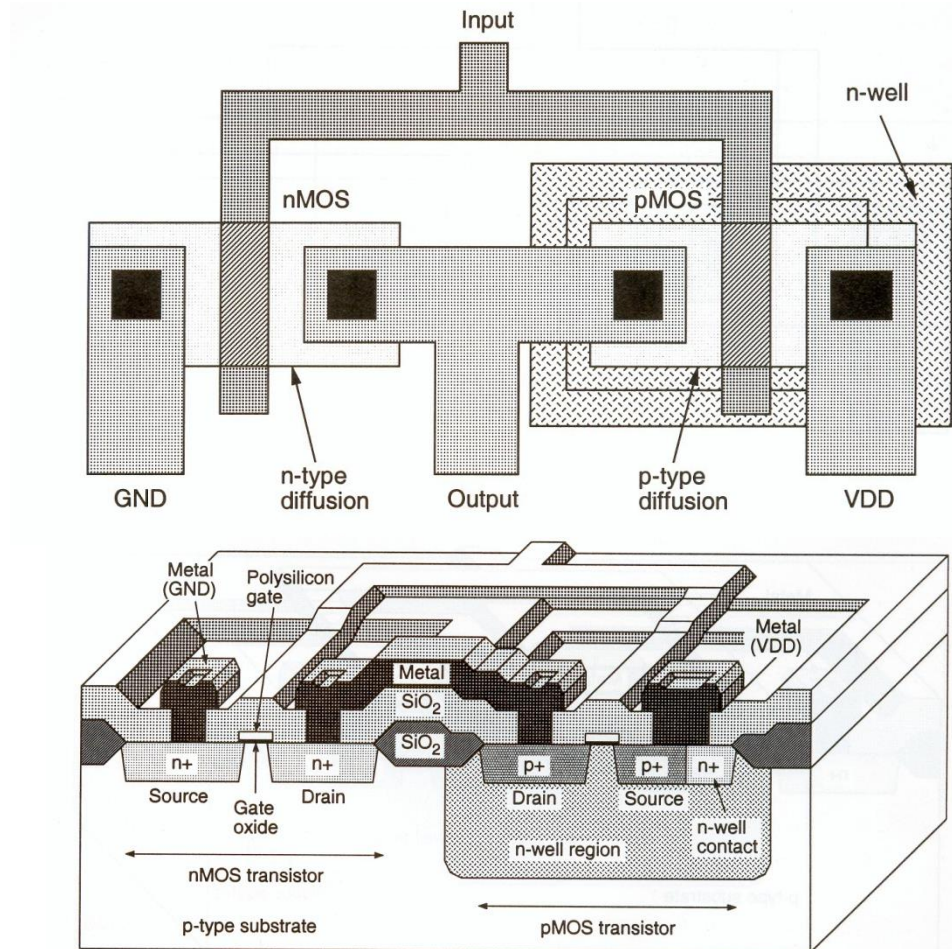


Digitális elektronika

- CMOS áramkörök
 - Hagyományos CMOS gyártástechnológia
 - P-típusú zseb
 - N-típusú alaplemez (substrate)
 - N-csatornás MOSFET-hez p-típusú „zsebet” alakítanak ki az alaplemezben
 - P-csatornás MOSFET közvetlenül az alaplemezben
 - N-típusú zseb
 - P-típusú alaplemez (substrate)
 - P-csatornás MOSFET-hez n-típusú „zsebet” alakítanak ki az alaplemezben
 - N-csatornás MOSFET közvetlenül az alaplemezben
 - Silicon-on-Insulator (SOI) CMOS technológia
 - Teljesen izolált nMOS és pMOS tranzisztorok egymás mellett
 - Nincsenek zsebek
 - Drágább, de jobb tulajdonságú tranzisztorok
 - [3D tranzisztor \(Intel\)](#)

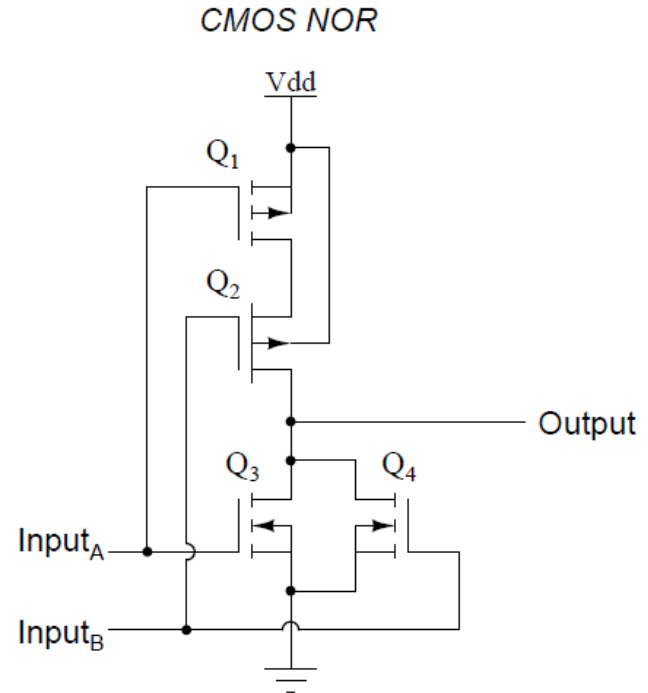
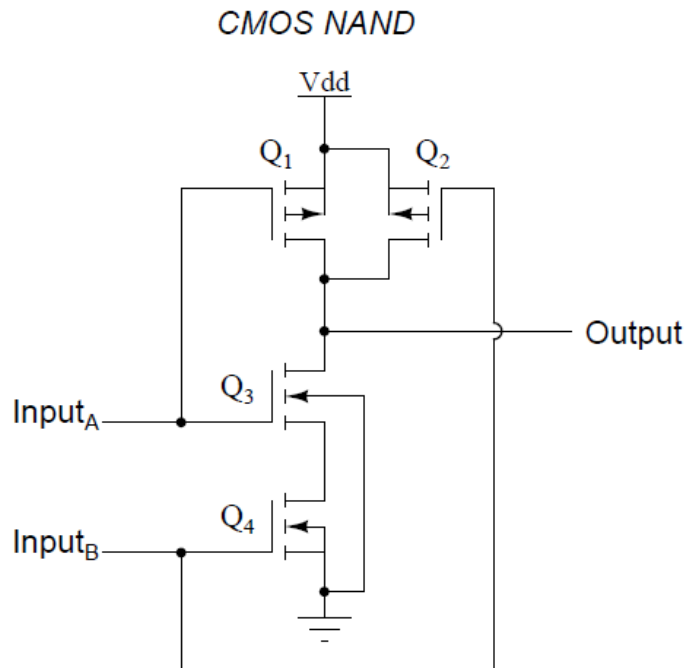
Digitális elektronika

- CMOS áramkörök
 - Hagományos CMOS gyártástechnológia



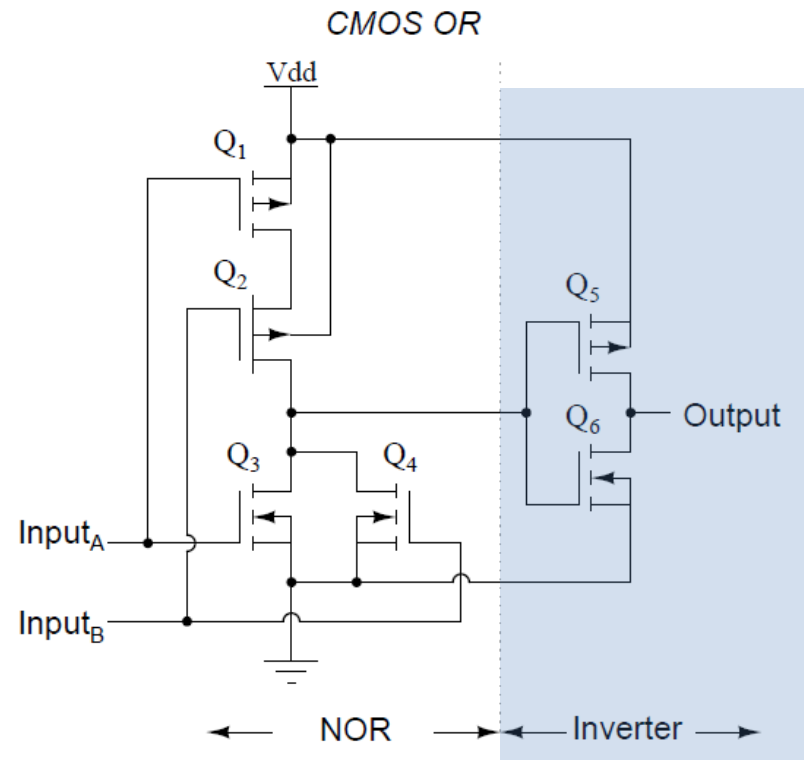
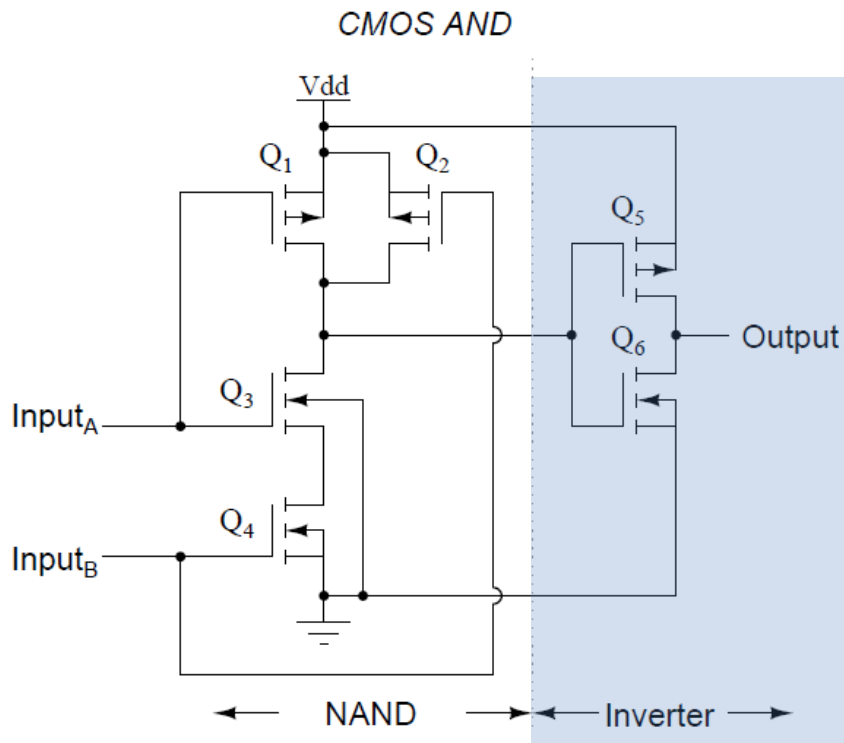
Digitális elektronika

- CMOS áramkörök
 - Kapuáramkörök



Digitális elektronika

- CMOS áramkörök
 - Kapuáramkörök

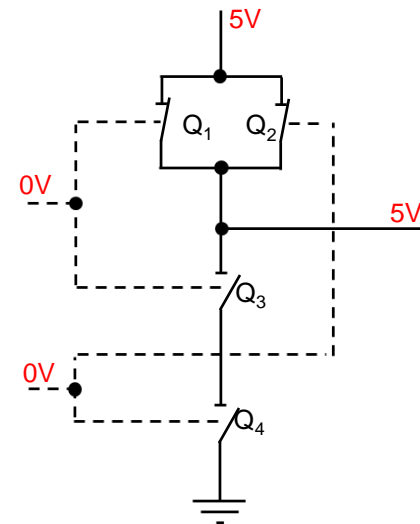
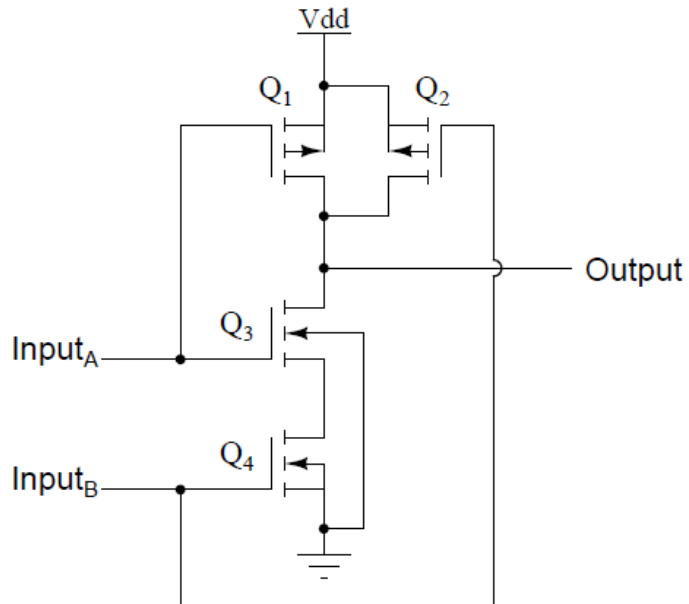


Digitális elektronika

- CMOS áramkörök
 - Kapuáramkörök
 - NAND

A	B	Y
0	0	1

CMOS NAND

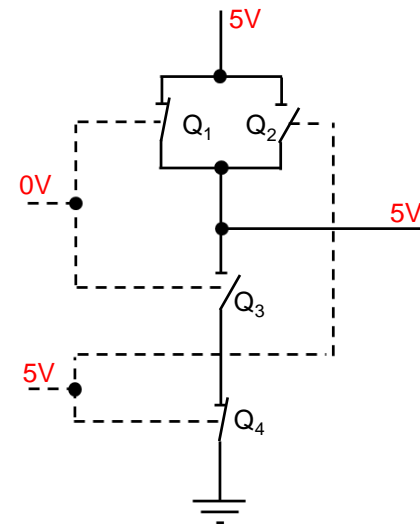
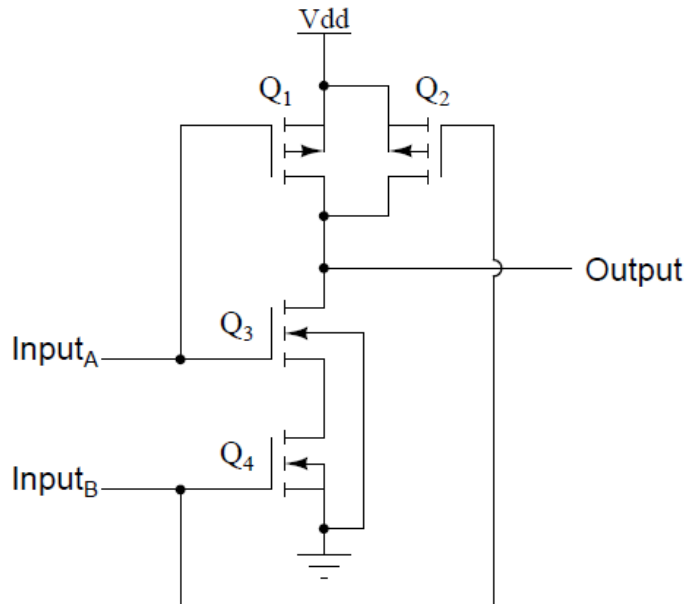


Digitális elektronika

- CMOS áramkörök
 - Kapuáramkörök
 - NAND

A	B	Y
0	0	1
0	1	1
1	0	0
1	1	0

CMOS NAND

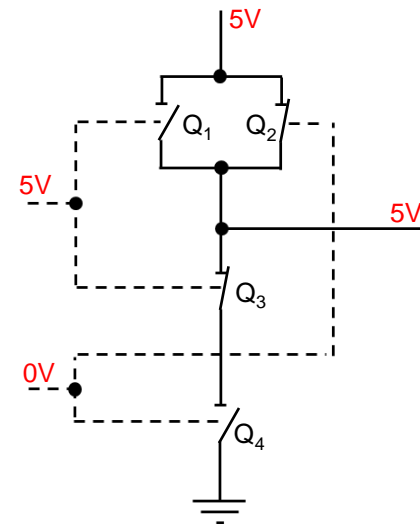
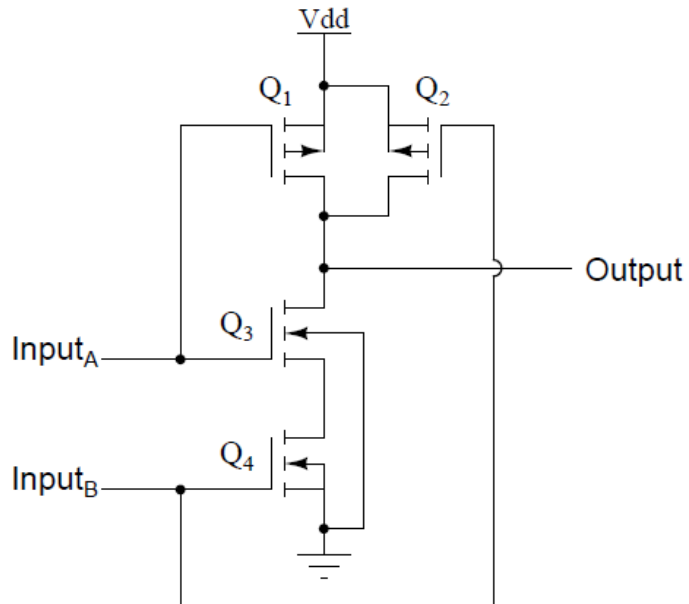


Digitális elektronika

- CMOS áramkörök
 - Kapuáramkörök
 - NAND

A	B	Y
0	0	1
0	1	1
1	0	1

CMOS NAND

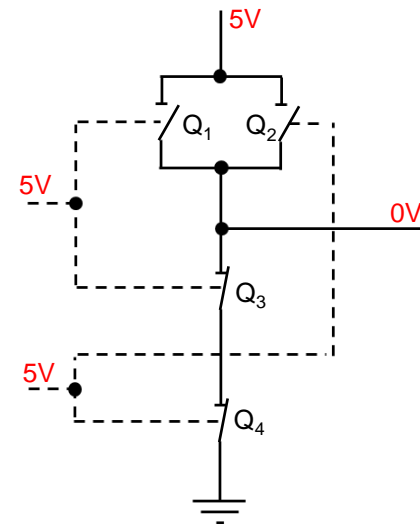
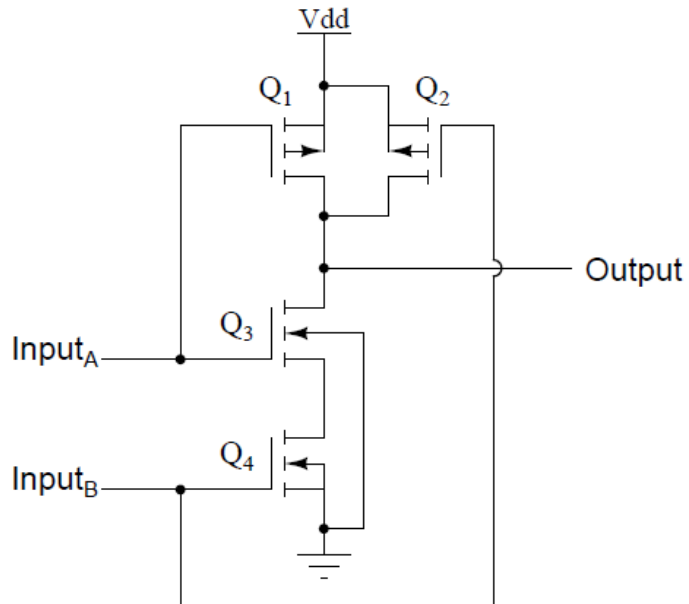


Digitális elektronika

- CMOS áramkörök
 - Kapuáramkörök
 - NAND

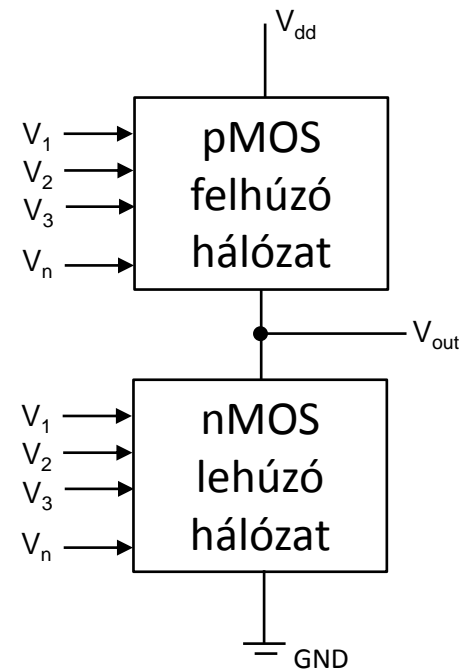
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

CMOS NAND



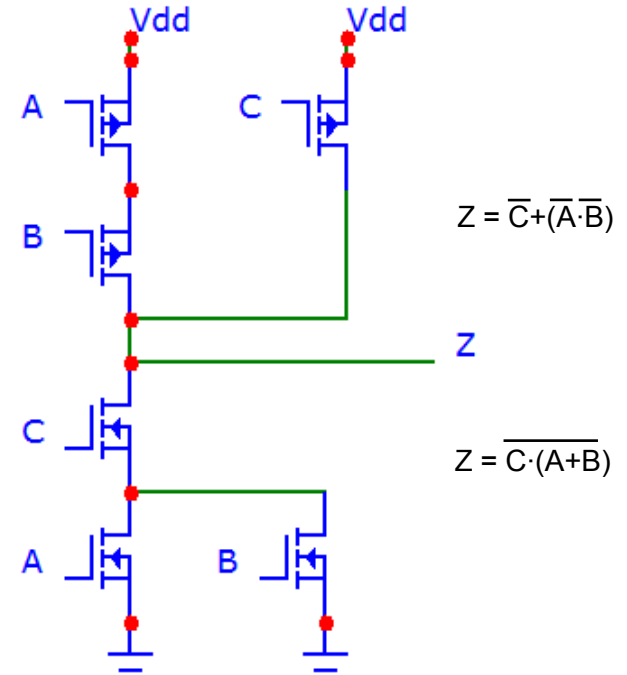
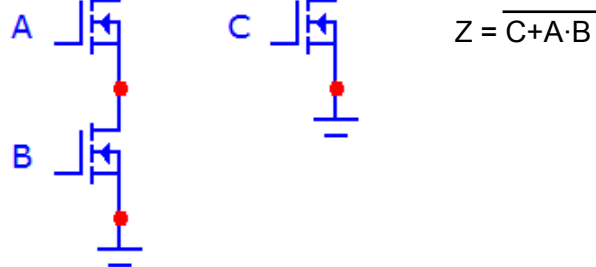
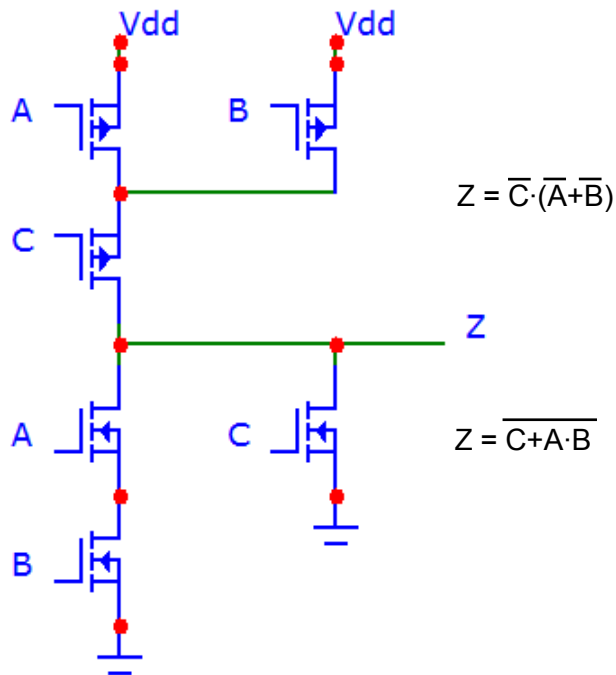
Digitális elektronika

- CMOS áramkörök
 - Kapuáramkörök
 - Logikai függvények
 - Azon a $V_1..V_n$ bemeneti kombinációk esetén, melyek a kimeneten logikai 1 értéket adnak, V_{dd} és V_{out} össze vannak kapcsolva
 - Ellenkező esetben V_{dd} és V_{out} között szakadás
 - Azon a $V_1..V_n$ bemeneti kombinációk esetén, melyek a kimeneten logikai 0 értéket adnak, GND és V_{out} össze vannak kapcsolva
 - Ellenkező esetben GND és V_{out} között szakadás



Digitális elektronika

- CMOS áramkörök
 - Kapuáramkörök
 - Logikai függvények



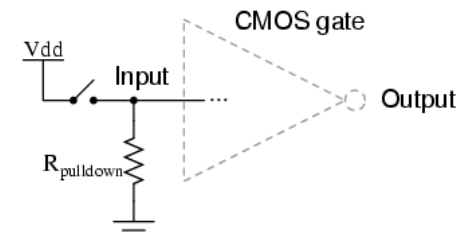
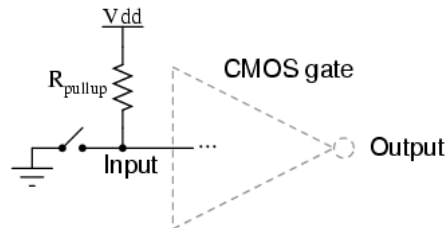
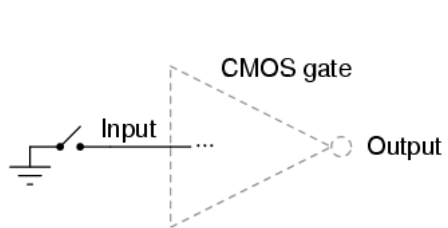
$Z = \overline{C} \cdot (\overline{A} + \overline{B})$

Digitális elektronika

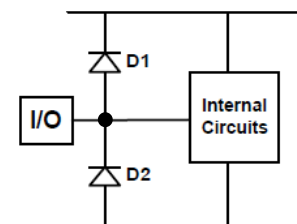
- CMOS áramkörök

- Statikus feltöltődésre való érzékenység

- A szabadon hagyott (lebegő) CMOS bemenet bizonytalan kimenetet eredményez
 - A TTL kapu a szabadon hagyott bemenetet logikai „1” vezérlésnek veszi
 - A MOS tranzisztor tönkre is mehet
 - Nem szabad lebegő bemenetet hagyni, nem használt kapuknál sem
 - Felhúzó vagy lehúzó ellenállás a legegyszerűbb megoldás



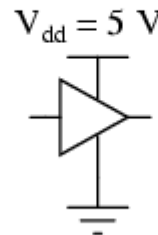
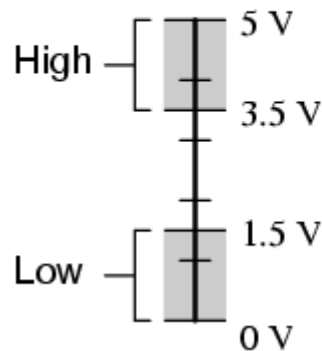
- Pozitív és negatív túlfeszültség ellen is védeni kell
 - Tipikus diódás védelem limitálja a bementi túlfeszültséget
 - A normál működést nem zavarja
 - D_1 dióda $V_{\text{dd}} + 0,6\text{V}$ -nál nagyobb bemenő jelnél kinyit
 - D_2 dióda $0 - 0,6\text{V}$ -nál kisebb bemenő jelnél kinyit
 - Nagyobb, rövid ideig tartó áramlökések is elviselnek



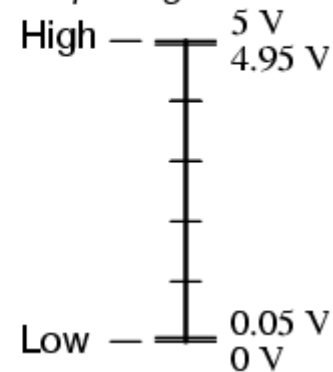
Digitális elektronika

- CMOS áramkörök
 - Statikus tulajdonságok
 - Széles tápfeszültség tartomány $\sim 30\text{V}$ -ig
 - Zajtartalék (5V-os táp esetén) $\sim 1,5\text{V}$
 - TTL-nél $0,3\text{V}$ és $0,7\text{V}$
 - Nagyobb terhelésnél a véges csatornaellenállás miatt a kimeneti jelszintek eltérnek az optimálistól
 - Statikus teljesítményfelvétel közel zérus
 - Lezárt PN-átmenetek, minimális visszaramok

*Acceptable CMOS gate
input signal levels*

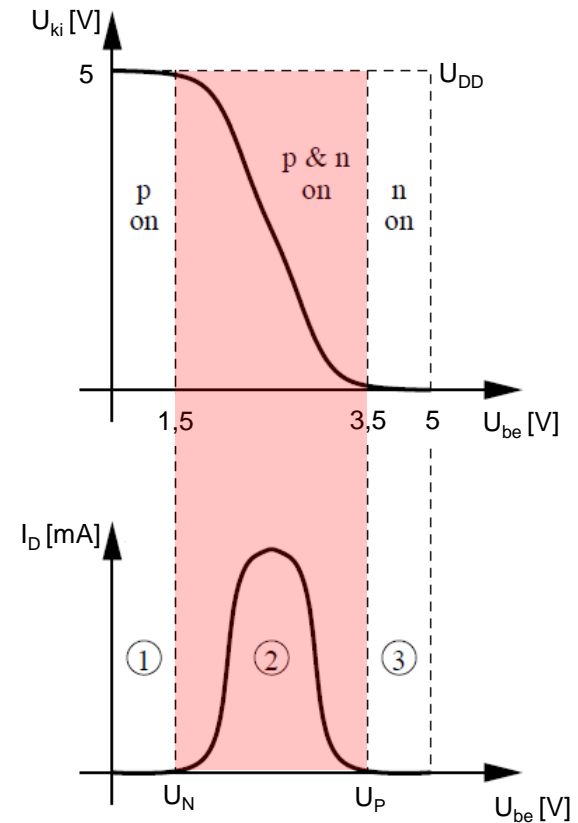
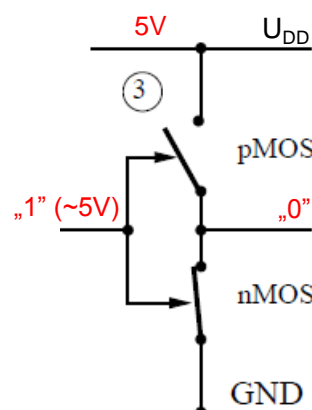
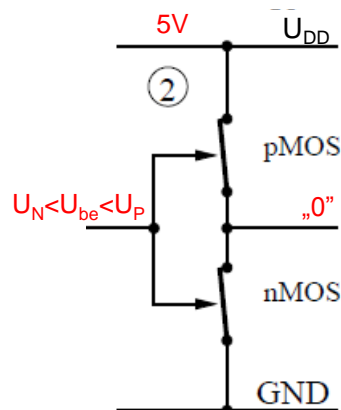
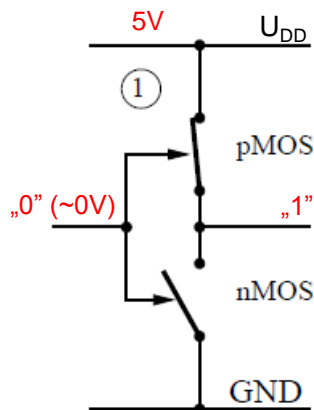


*Acceptable CMOS gate
output signal levels*



Digitális elektronika

- CMOS áramkörök
 - Statikus tulajdonságok
 - Transzfer karakterisztika
 - Az inverter bemeneti feszültségének függvényében ábrázolja a kimeneti jelét
 - 1. régió: $0 < U_{be} < U_N$: nMOS lezárt, pMOS vezet
 - » $U_{ki} \approx U_{DD}$ $I_D \approx 0$
 - 2. régió: $U_N < U_{be} < U_P$: mindkét tranzisztor vezet
 - » U_{ki} = határozatlan $I_D \neq 0 \rightarrow$ teljesítményfelvétel
 - 3. régió: $U_{DD} > U_{be} > U_P$: nMOS vezet, pMOS lezárt
 - » $U_{ki} \approx 0$ $I_D \approx 0$



Digitális elektronika

- CMOS áramkörök
 - Statikus tulajdonságok

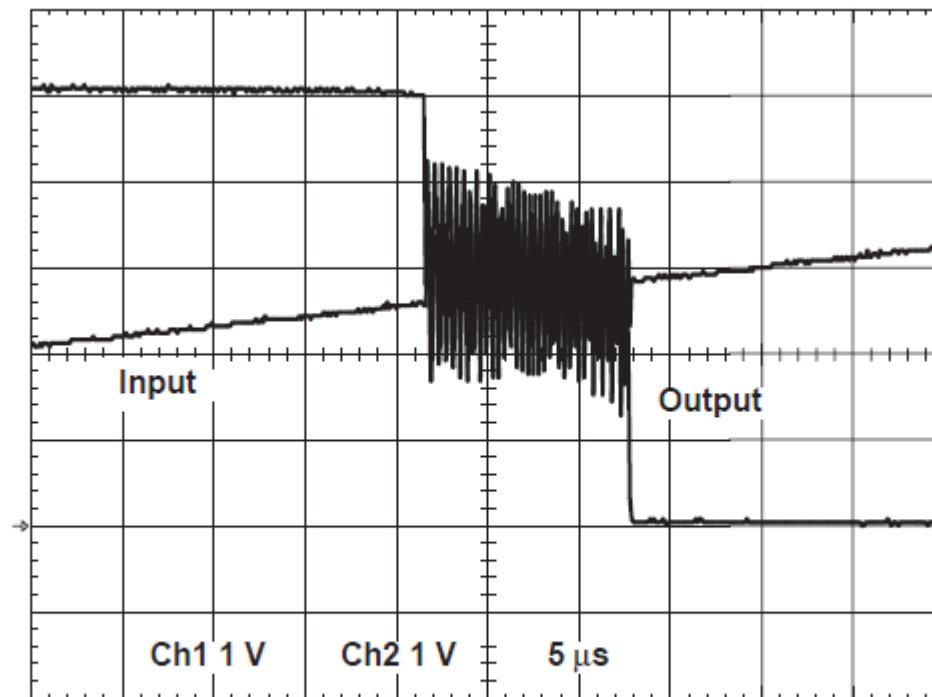
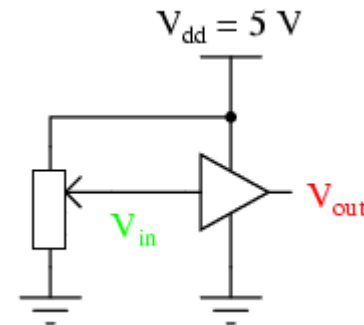
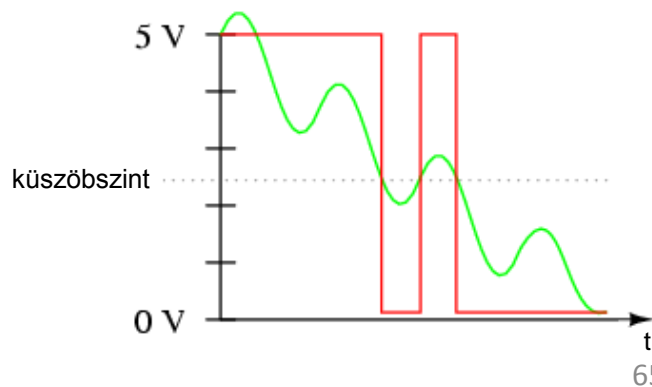
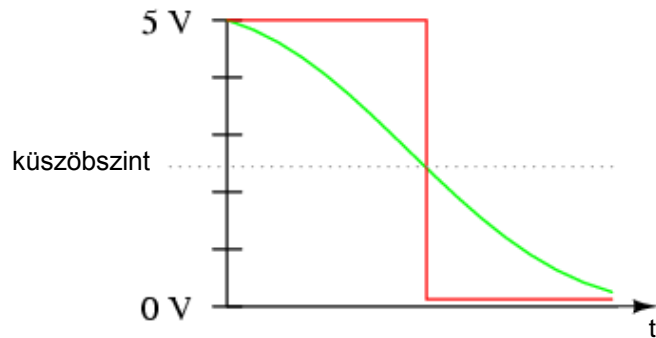


Figure 4. Oscillation at the Output of a CMOS Circuit Whose Input Is Triggered by a Signal With a Rise Time of $t_r = 200$ ns

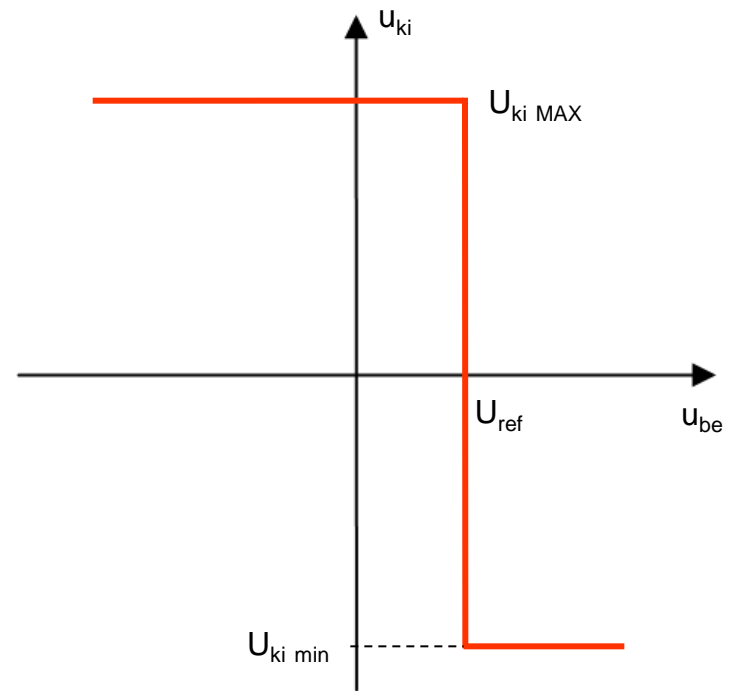
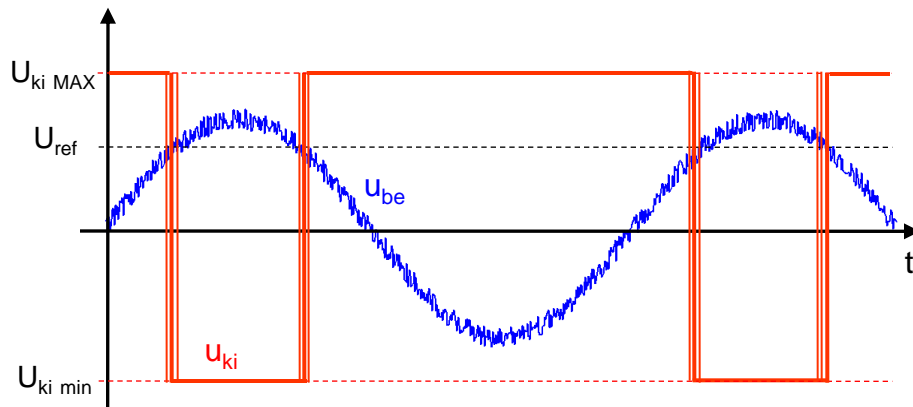
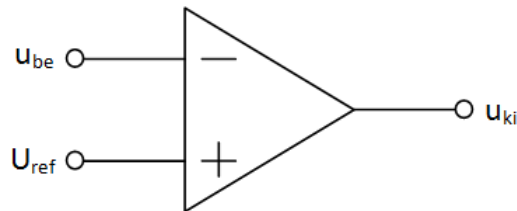
Digitális elektronika

- CMOS áramkörök
 - Statikus tulajdonságok
 - Lassan változó jelek
 - Viszonylag sokáig a 2. régióban üzemel a kapu: $I_D \neq 0 \rightarrow$ teljesítményfelvétel nő
 - A bemeneti jelre szuperponálódó zaj a kimeneten többszörös átmenetet eredményezhet
 - Az analóg komparátornál tapasztalt problémához hasonló, így a megoldás is hasonló lehet



Digitális elektronika

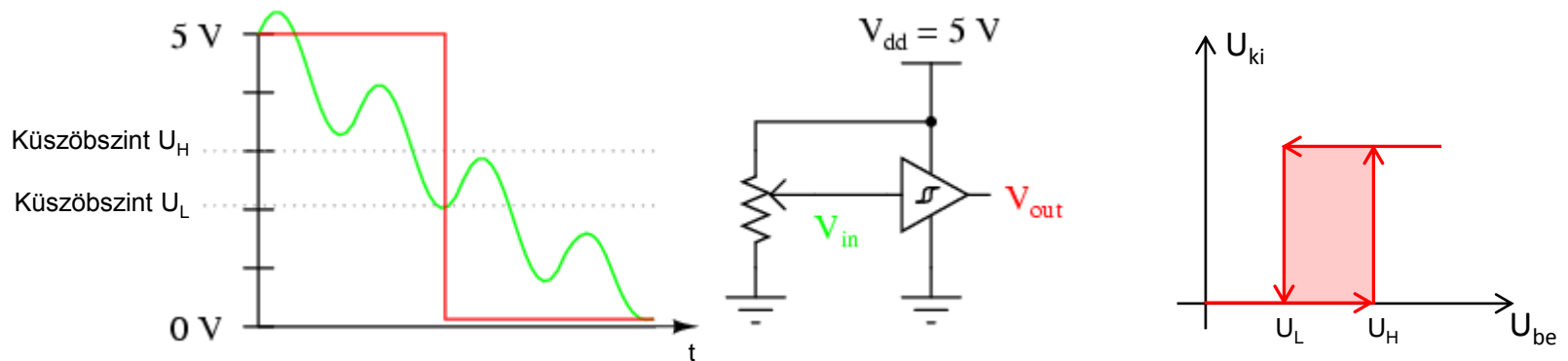
- ME nemlineáris alkalmazása – invertáló komparátor



$$u_{ki} = \begin{cases} U_{ki\ MAX} & \text{ha } u_{be} < U_{ref} \\ 0 & \text{ha } u_{be} = U_{ref} \\ U_{ki\ min} & \text{ha } u_{be} > U_{ref} \end{cases}$$

Digitális elektronika

- CMOS áramkörök
 - Statikus tulajdonságok
 - Lassan változó jelek
 - Viszonylag sokáig a 2. régióban üzemel a kapu: $I_D \neq 0 \rightarrow$ teljesítményfelvétel nő
 - A bemeneti jelre szuperponálódó zaj a kimeneten többszörös átmenetet eredményezhet
 - Az analóg komparátornál tapasztalt problémához hasonló, így a megoldás is hasonló lehet
 - Histerézises transzfer karakterisztikát kell kialakítani
 - » A kapuáramkör módosításával
 - » Két küszöbszint
 - » Schmitt trigger

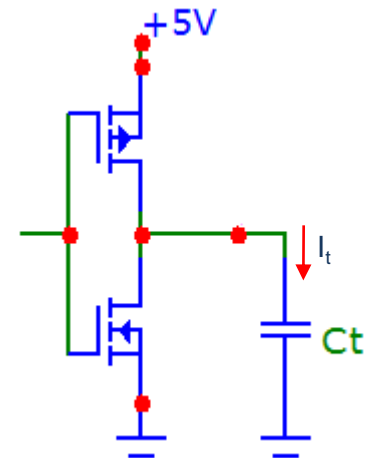


Digitális elektronika

- CMOS áramkörök
 - Dinamikus tulajdonságok
 - Az egymás után kapcsolódó CMOS kapuk
 - Egymásra nézve kapacitív terhelést jelentenek
 - Ki-be kapcsolásnál fel kell tölteni ill. ki kell sütni
 - » A töltések mozgatásához energiára van szükség
 - Minél több a ki-bekapcsolás annál nagyobb

$$P = C_t \cdot U_{\text{táp}}^2 \cdot f$$

- A felvett teljesítmény arányos
 - » A tápfeszültség négyzetével
 - » A kapcsolási frekvenciával
 - » A tranzisztorok kapacitásával
- Teljesítmény csökkentés
 - » A kapcsolási frekvencia egyre nő
 - » A tápfeszültség csökkentésével
 - » A geometriai méretek csökkentésével



[CD4000](#)

[SN74HC14](#)

Digitális elektronika

- Logikai áramkör családok
 - TTL

Név	Jelterjedési késési idő	Teljesítmény-felvétel	Teljesítmény-sebesség szorzat
TTL-N	10 ns	10 mW	100 pJ
TTL-H	6 ns	20 mW	120 pJ
TTL-L	33 ns	1 mW	33 pJ
TTL-S	3 ns	20 mW	60 pJ
TTL-LS	10 ns	2 mW	20 pJ
TTL-AS	1.5 ns	10 mW	15 pJ
TTL-ALS	5 ns	1 mW	5 pJ

Digitális elektronika

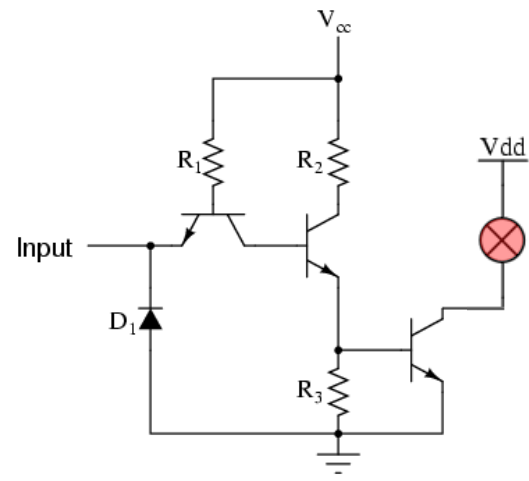
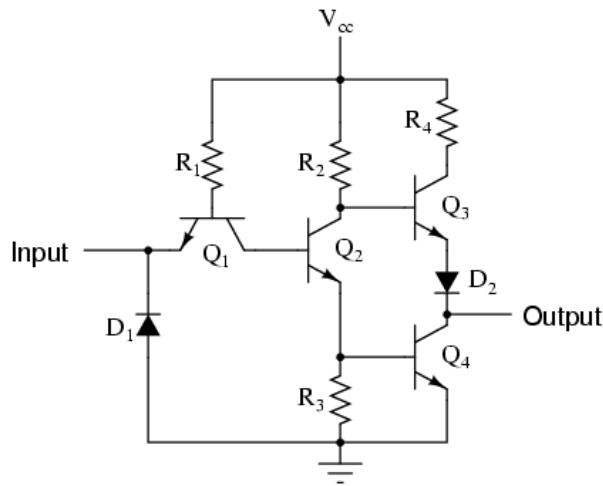
- Logikai áramkör családok
 - CMOS

Név	Jelterjedési késési idő	Teljesítmény -felvétel	Max. kimeneti áram
CD 4000	25 ns...35 ns	< 10 nW	
74C	50 ns		0.36 mA
74HC	10 ns		4 mA
74HCT	10 ns		4 mA
74AC	4 ns...5 ns		

- BiCMOS
 - LVT 0.5ns (+64/-32mA)

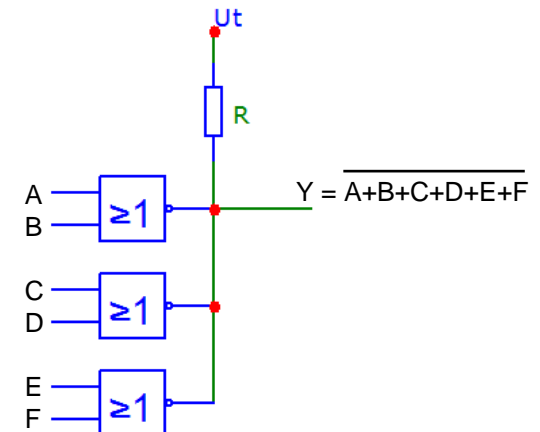
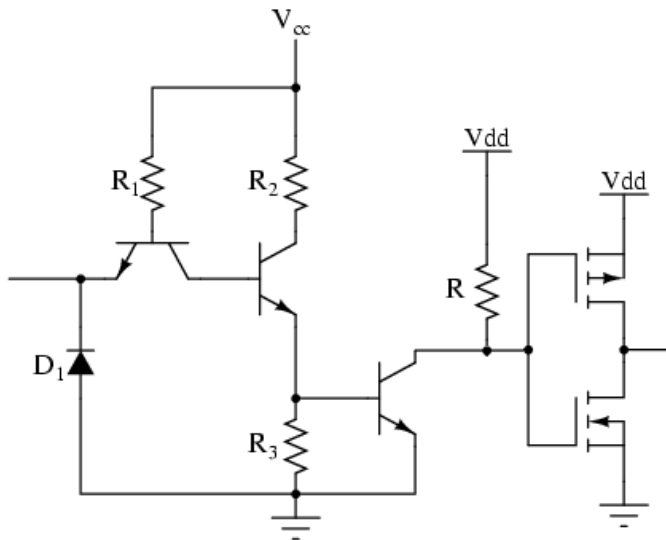
Digitális elektronika

- Logikai áramkör családok közötti átjárás
 - Open collector (Open Drain)
 - A hagyományos kimeneti fokozat helyett nyitott kollektoros tranzisztor
 - A kimeneti tranzisztor (lehet FET is) nagyobb feszültséget és áramot is elvisel
 - Közvetlenül terhelést lehet kapcsolni a kimenetre (relé, izzó stb...)
 - A kimenet a meghajtó fokozattól eltérő tápfeszültségre is köthető
 - Különböző tápfeszültségű logikai családok is összekapcsolhatók



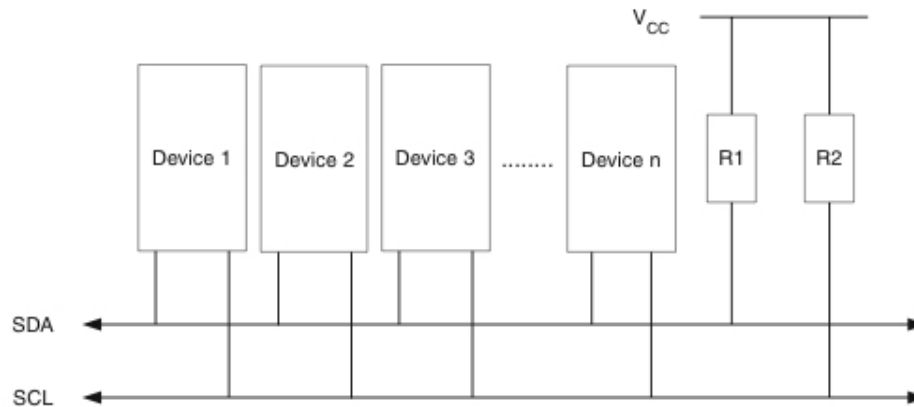
Digitális elektronika

- Logikai áramkör családok közötti átjárás
 - Open collector (Open Drain)
 - A hagyományos kimeneti fokozat helyett nyitott kollektoros tranzisztor
 - A kimeneti tranzisztor (lehet FET is) nagyobb feszültséget és áramot is elvisel
 - Közvetlenül terhelést lehet kapcsolni a kimenetre (relé, izzó stb...)
 - A kimenet a meghajtó fokozattól eltérő tápfeszültségre is köthető
 - Különböző tápfeszültségű logikai családok is összekapcsolhatók
 - Huzalozott ÉS kapcsolat valósítható meg: [HADES\(jnlp\)](#) [Web](#)
 - Busz-vezetékek

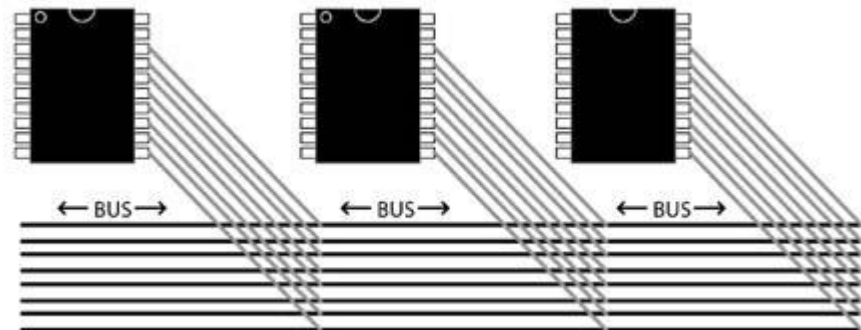


Digitális elektronika

- Buszvezetékek
 - Ugyan azt a vezetékrendszert használva több logikai egység is összekapcsolható

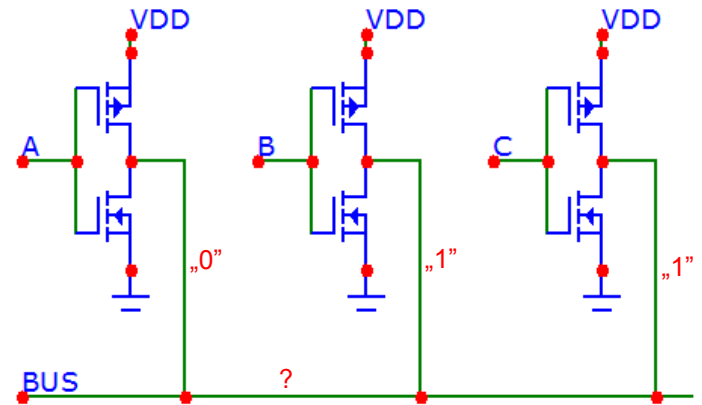
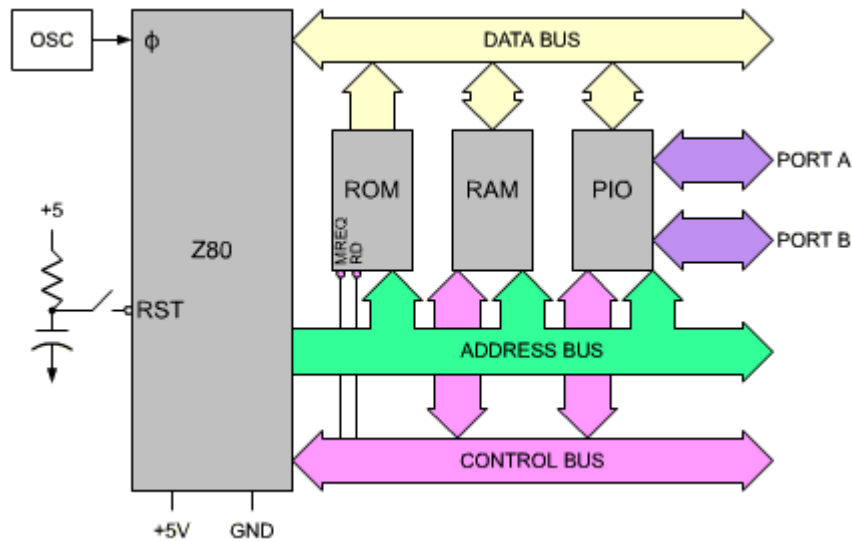


- Több-bites buszvezetékek
 - Azonos funkciójú vagy összetartozó jeleket buszba szervezzük



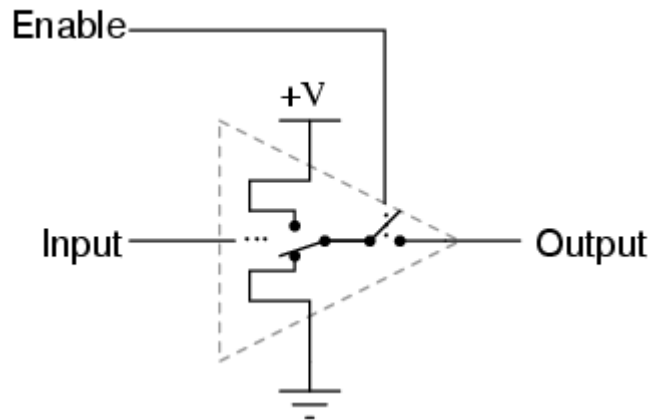
Digitális elektronika

- Buszvezetékek
 - Azonos funkciójú vagy összetartozó jeleket buszba szervezzük
 - Egyirányú vagy kétirányú jelek
 - Ugyan azt a buszt többen is meghajthatják
 - Probléma merülhet fel
 - » Pl. ha az egyik „0”-ába a másik „1”-be akarja állítani jelvezetékét



Digitális elektronika

- Buszvezetékek
 - Háromállapotú kimenet (Tri-state)
 - Logikai (0)
 - Logikai (1)
 - Nagyimpedanciás (High-Z)
 - Lebegő kimenet
 - Engedélyező bemenet

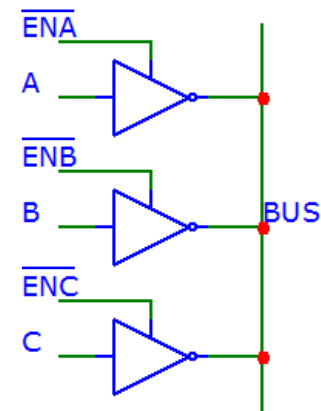
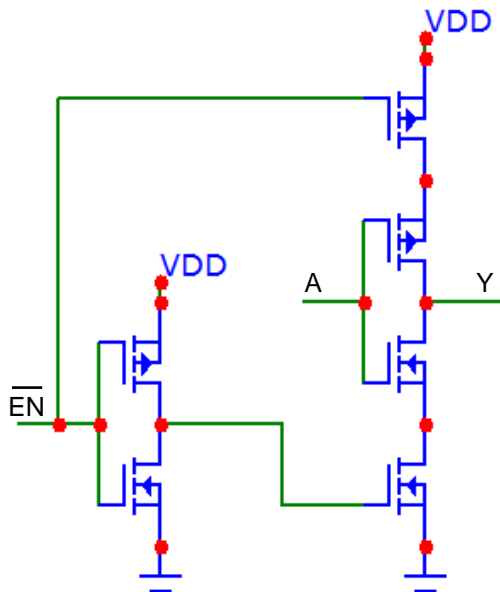


Symbol	Truth Table		
<p>Tri-state Buffer</p>	Enable	A	Q
	1	0	0
	1	1	1
	0	0	Hi-Z
	0	1	Hi-Z
Aktív magas „1”			

Symbol	Truth Table		
<p>Tri-state Buffer</p>	Enable	A	Q
	0	0	0
	0	1	1
	1	0	Hi-Z
	1	1	Hi-Z
Aktív alacsony „0”			

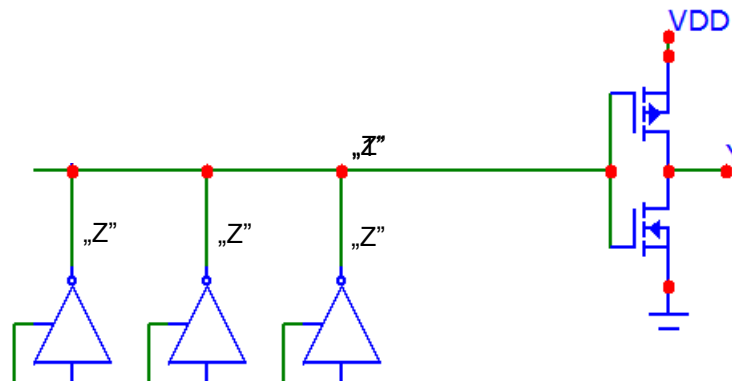
Digitális elektronika

- Buszvezetékek
 - Háromállapotú kimenet
 - Tri-state inverter
 - Aktív alacsony engedélyező bemenet



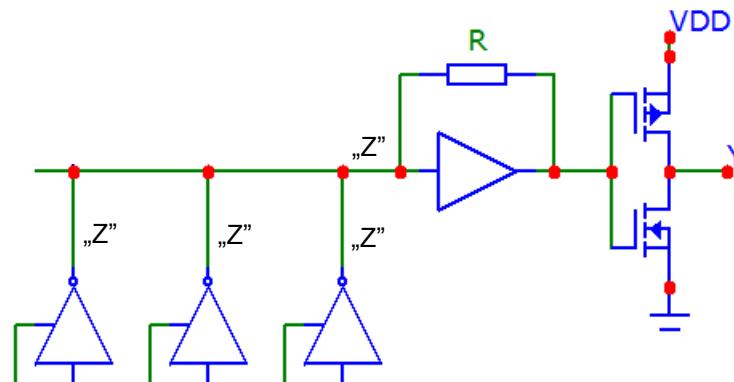
Digitális elektronika

- Buszvezetékek
 - Bus-hold
 - Ha 3-állapotú kimenetek mindegyike nagyimpedanciás („Z”)
 - Lebegő bemenet az inverteren
 - A szabadon hagyott (lebegő) CMOS bemenet bizonytalan kimenetet eredményez
 - Megoldás
 - Megfelelő buszvezérlés
 - Felhúzó ellenállás
 - » Ha nagy értékű kis statikus áramfelvétel, de lassabb működés
 - » Ha kis értékű, nagy statikus áramfelvétel



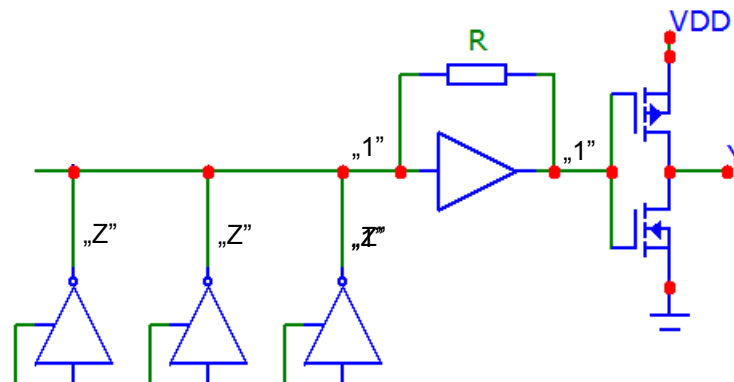
Digitális elektronika

- Buszvezetékek
 - Bus-hold
 - Ha 3-állapotú kimenetek mindegyike nagyimpedanciás („Z”)
 - Lebegő bemenet az inverteren
 - A szabadon hagyott (lebegő) CMOS bemenet bizonytalan kimenetet eredményez
 - Megoldás
 - Megfelelő buszvezérlés
 - Felhúzó ellenállás
 - Bus-hold áramkör: Az utolsó érvényes logikai szintet tartja



Digitális elektronika

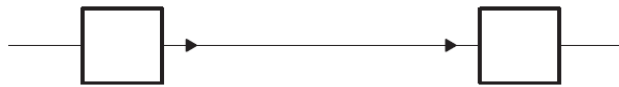
- Buszvezetékek
 - Bus-hold
 - Ha 3-állapotú kimenetek mindegyike nagyimpedanciás („Z”)
 - Lebegő bemenet az inverteren
 - A szabadon hagyott (lebegő) CMOS bemenet bizonytalan kimenetet eredményez
 - Megoldás
 - Megfelelő buszvezérlés
 - Felhúzó ellenállás
 - Bus-hold áramkör: Az utolsó érvényes logikai szintet tartja



Digitális elektronika

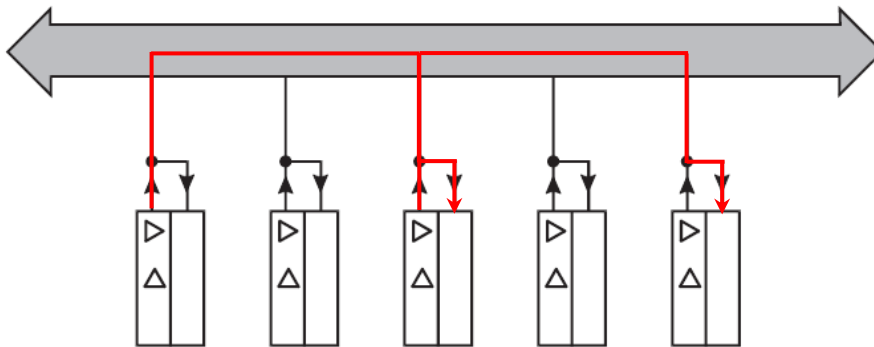
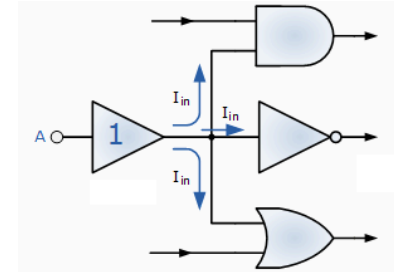
- Buszvezetékek

- Egyirányú jelvezetékek



- Kétirányú busz

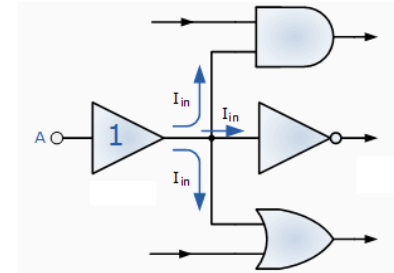
- Speciális kétirányú buszmeghajtó áramkörre van szükség



Digitális elektronika

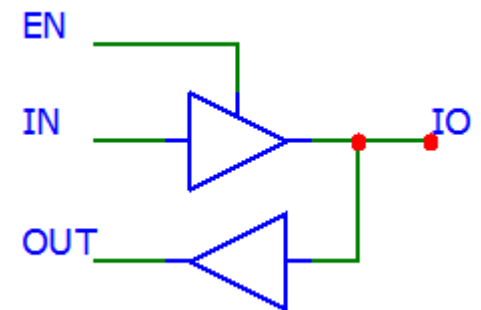
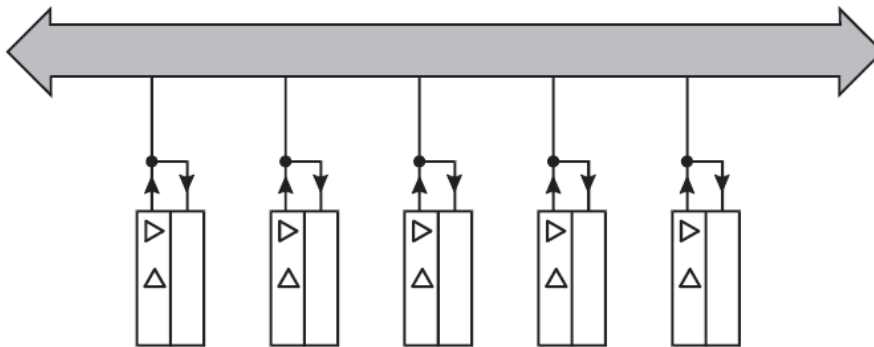
- Buszvezetékek

- Egyirányú jelvezetékek



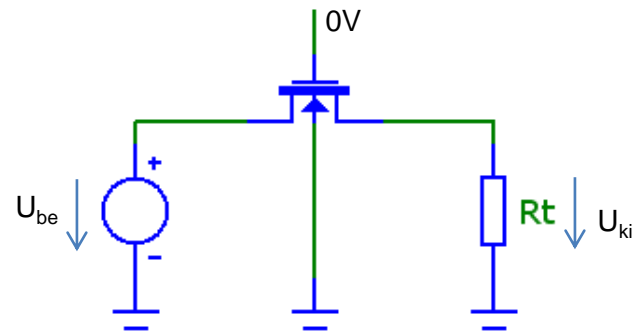
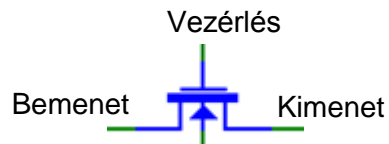
- Kétirányú busz

- Speciális kétirányú buszmeghajtó áramkörre van szükség
 - Normál buffer +
 - Tri-state buffer



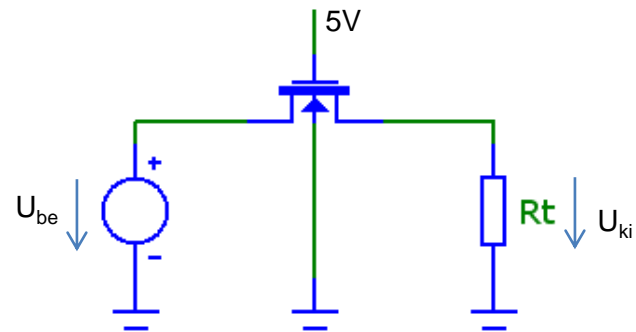
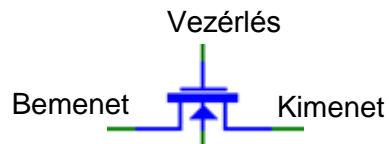
Digitális elektronika

- CMOS áramkörök
 - MOSFET mint kapcsoló
 - A lezárt növekményes MOSFET közel ideális kikapcsolt kapcsolónak felel meg
 - Nem alakul ki vezető csatorna



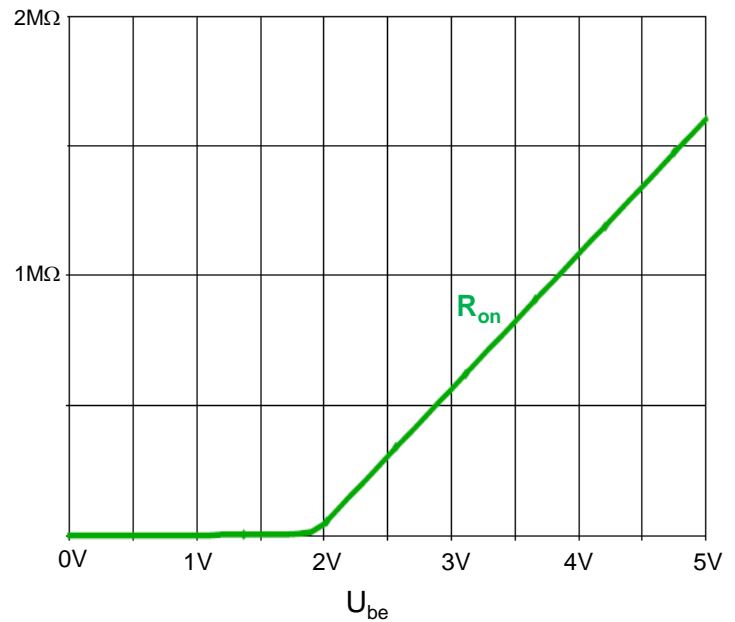
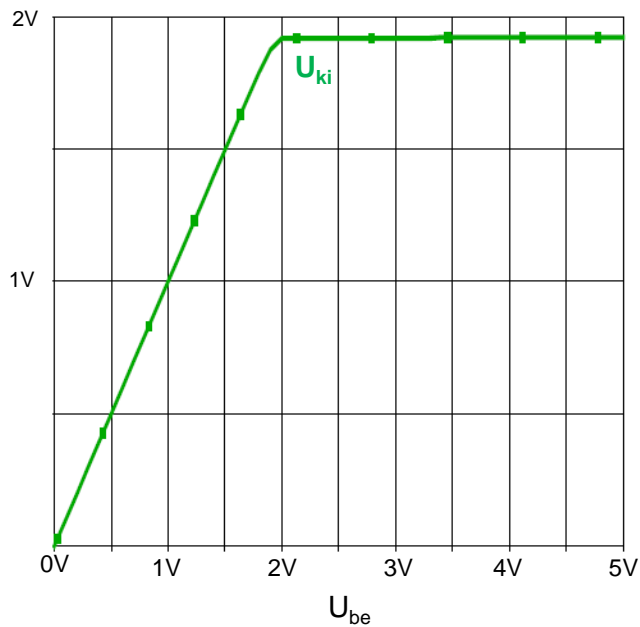
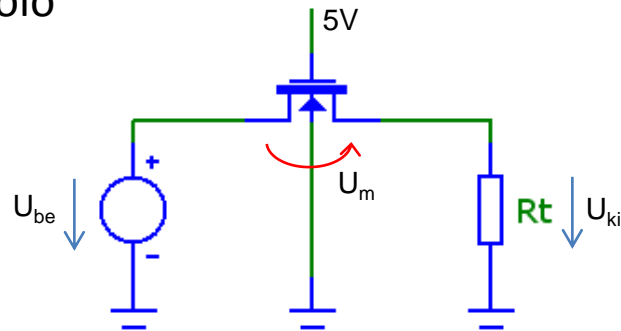
Digitális elektronika

- CMOS áramkörök
 - MOSFET mint kapcsoló
 - A lezárt növekményes MOSFET közel ideális kikapcsolt kapcsolónak felel meg
 - Nem alakul ki vezető csatorna
 - A vezető tranzisztor csatorna-ellenállása viszont függ
 - U_{GS} -től
 - U_{SD} -től



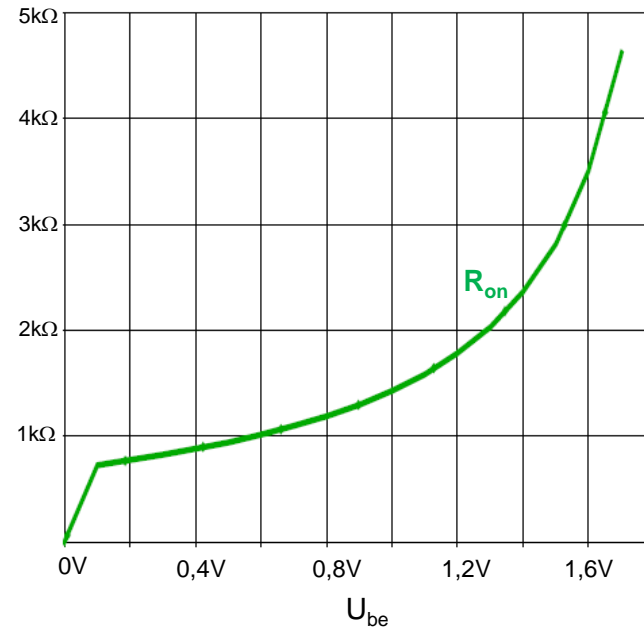
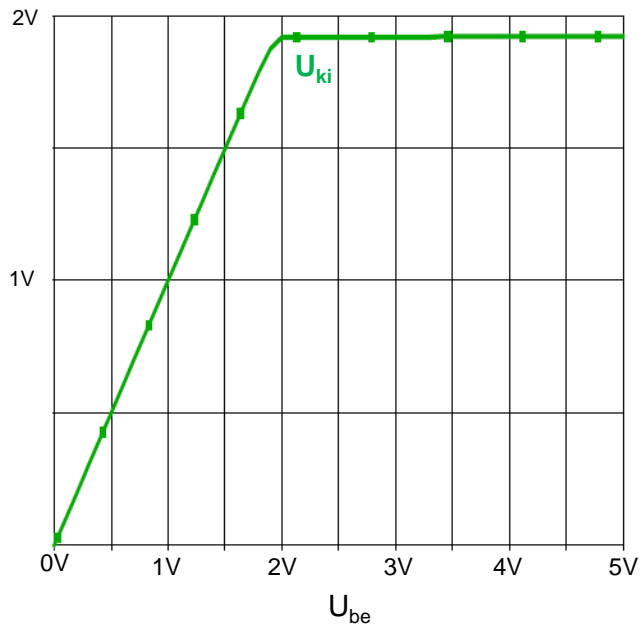
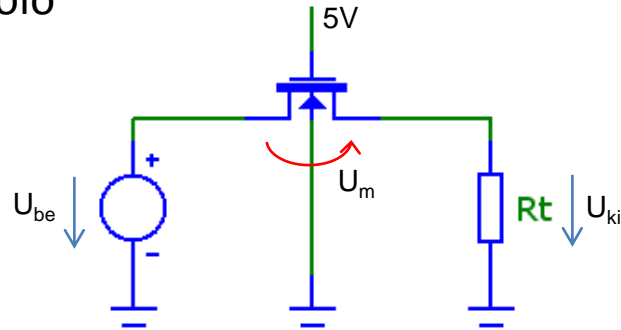
Digitális elektronika

- CMOS áramkörök
 - MOSFET mint kapcsoló



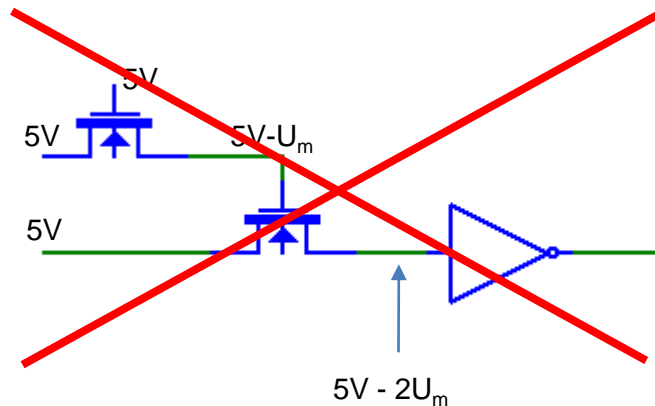
Digitális elektronika

- CMOS áramkörök
 - MOSFET mint kapcsoló



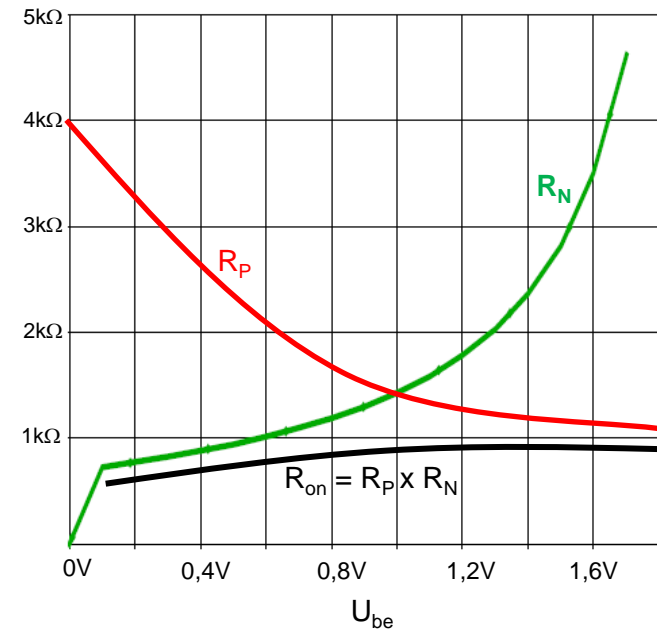
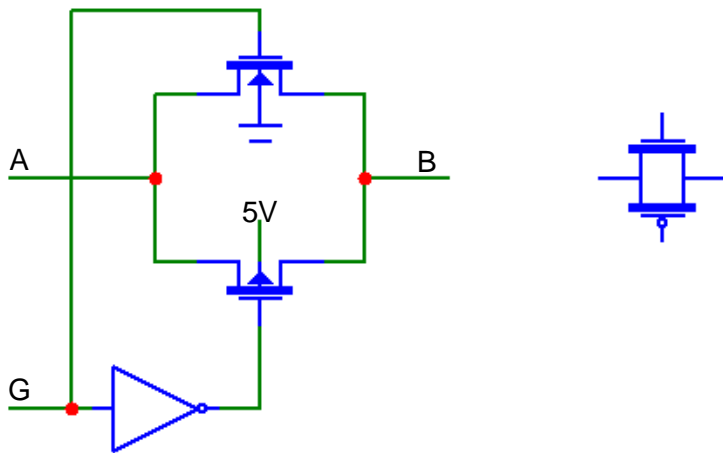
Digitális elektronika

- CMOS áramkörök
 - MOSFET mint kapcsoló
 - nMOS
 - „Erős” 0
 - „Gyenge” 1 a nem elhanyagolható U_m feszültségesés miatt
 - pMOS
 - „Erős” 1
 - „Gyenge” 0 a nem elhanyagolható U_m feszültségesés miatt
 - Egymás után kapcsolva a kapcsolókat
 - A vezérlő feszültség torzul



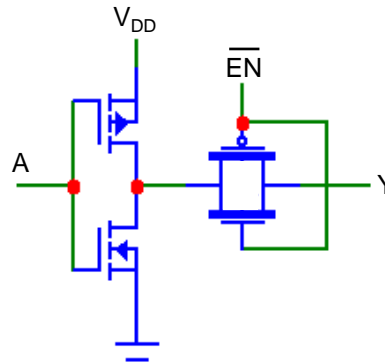
Digitális elektronika

- CMOS áramkörök
 - Transzmissziós kapu (TG)
 - Párhuzamosan kapcsolt nMOS és pMOS tranzisztor (CMOS)
 - Az A-B pontok közötti ellenállás az N és P csatorna párhuzamos eredője
 - A bemenet-kimenet felcserélhető: kétirányú kapcsoló
 - Analóg jelek kapcsolására is alkalmas
 - Ideálishoz közeli elektronikusan vezérelhető kapcsoló



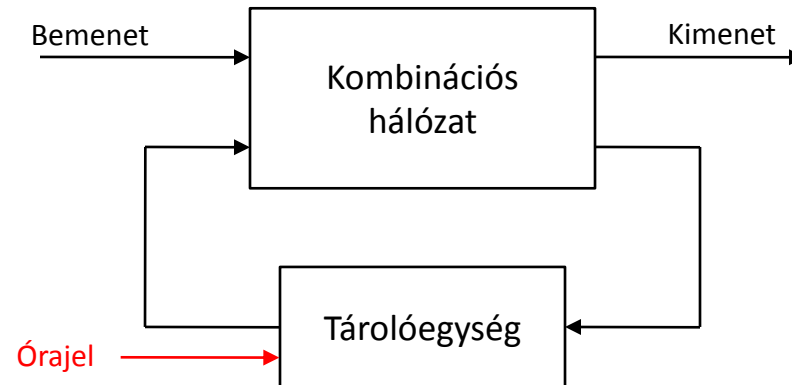
Digitális elektronika

- CMOS áramkörök
 - Transzmissziós kapu (TG)
 - 3-állapotú kimenet



Digitális elektronika

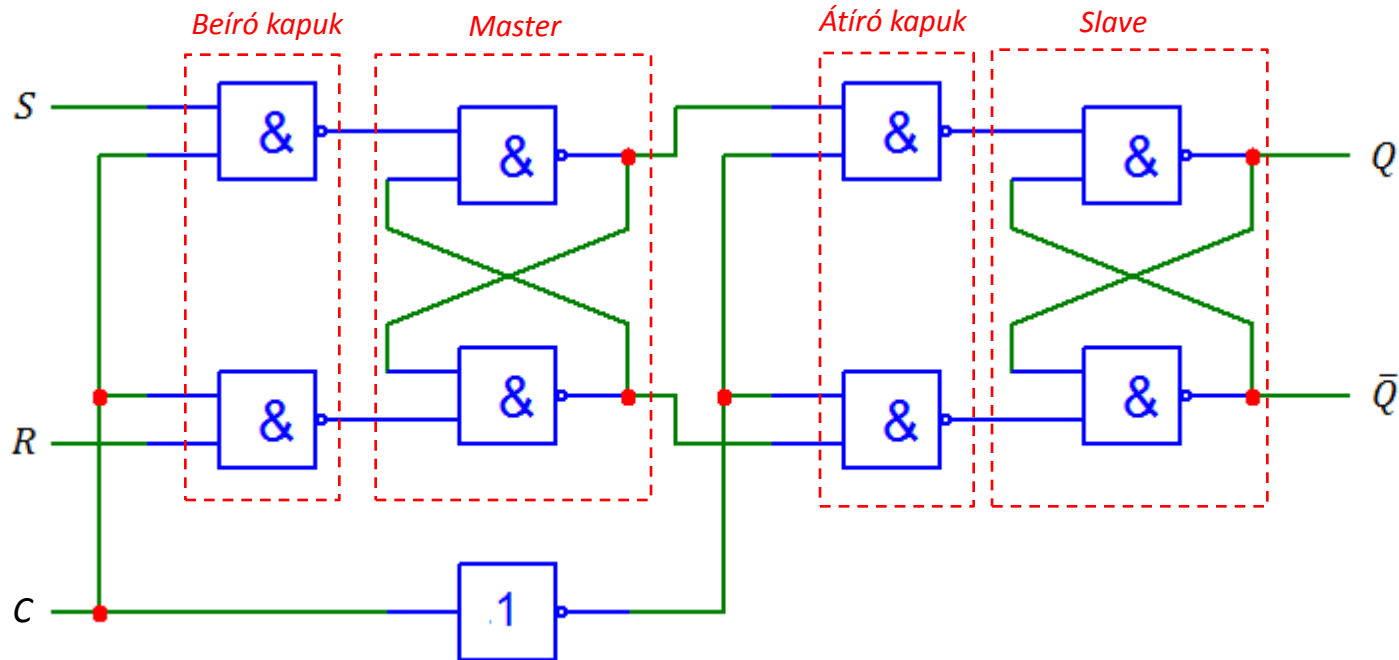
- CMOS áramkörök
 - Sorrendi hálózatok
 - A gyakorlatban véges állapotú szinkron hálózatok (FSM: Finite State Machine)



- Tároló elemek
 - Nem átlátszó tároló elemekre van szükség
 - Master-Slave elrendezés, Él-vezérlés

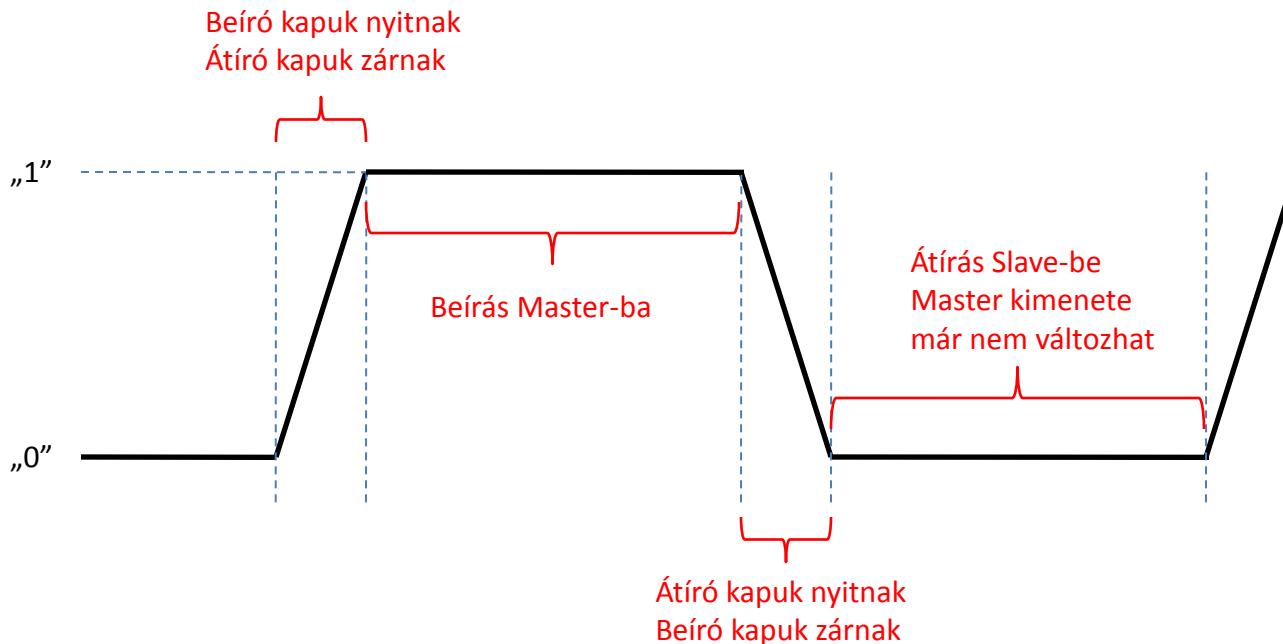
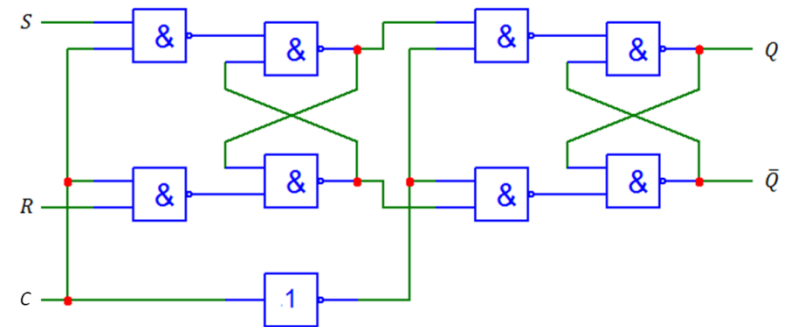
Szinkron sorrendi hálózatok

- Tároló elemek
 - Szinkron RS tároló (Flip-flop) megvalósítása
 - Kétfokozatú tároló (Master-Slave flip-flop)
 - Az élvezérlésnél bonyolultabb megoldás
 - Az órajel „1” értékénél a beíró kapuk engedélyezik a Master-t, ezalatt a Slave letiltva
 - Az órajel „0” értékénél az átíró kapuk engedélyezik a Slave-et, ezalatt a Master letiltva
 - A bemeneten lévő esetleges zavaró tranzিয়েsek nem jutnak át a letiltott Slave-en
 - Bár aszinkron működésű, de nem átlátszó



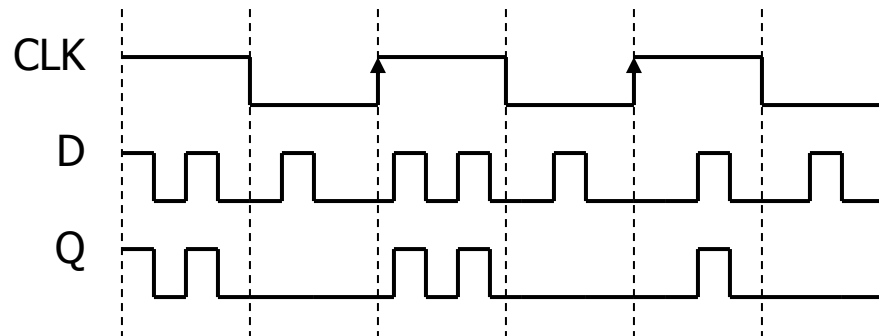
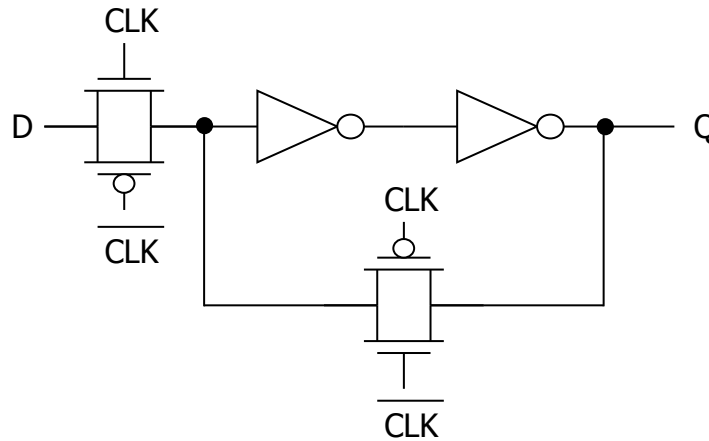
Szinkron sorrendi hálózatok

- Tároló elemek
 - Szinkron RS tároló (Flip-flop) megvalósítása
 - Kétfokozatú tároló (Master-Slave flip-flop)
 - A Master-be írás alatt lehet tranzienst
 - De az átírás előtt már lecseng
 - Átírás alatt Master kimenete állandó
 - **8*4 = 32 tranzisztor**



Digitális elektronika

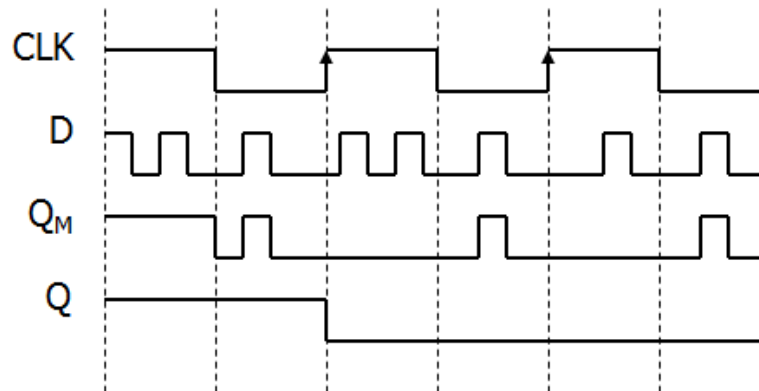
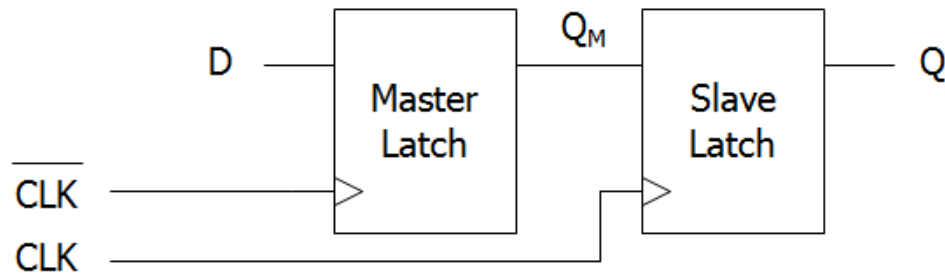
- CMOS áramkörök
 - Tároló elemek
 - D tároló (szintvezérelt)



- Összesen 8 db tranzisztor kell

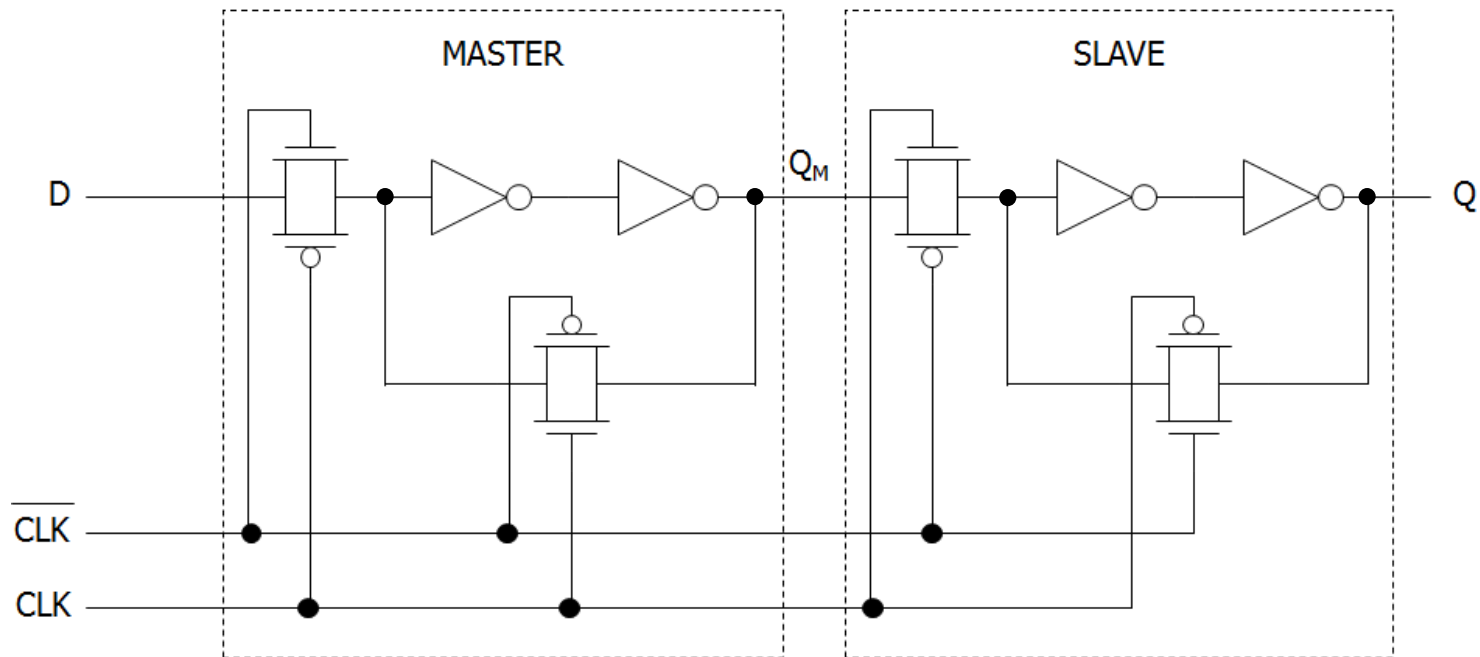
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - D tároló (Master-Slave)
 - Két szintvezérelt tároló összekapcsolása
 - Master: az órajel „0” szintje alatt változik a Q_M kimenet, Slave ezalatt letiltva
 - Slave: az órajel „1” szintje alatt Q_M átíródik a Slave-be



Digitális elektronika

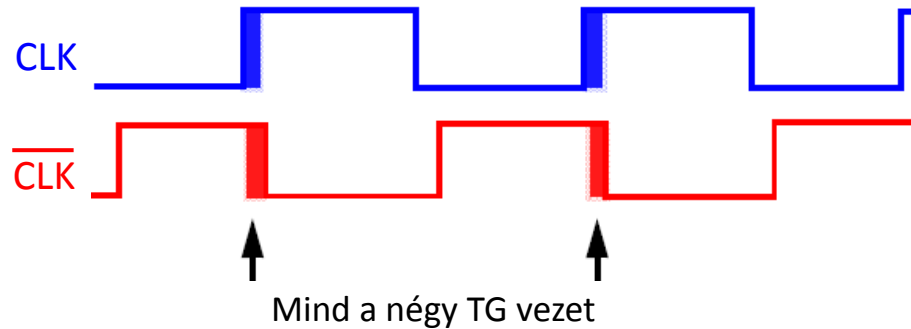
- CMOS áramkörök
 - Tároló elemek
 - D tároló (Master-Slave)
 - Két szintvezérelt tároló összekapcsolása
 - Master: az órajel „0” szintje alatt változik a Q_M kimenet, Slave ezalatt letiltva
 - Slave: az órajel „1” szintje alatt Q_M átíródik a Slave-be



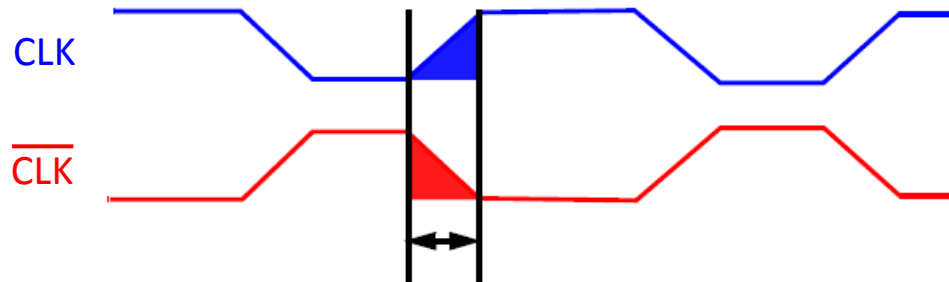
- 16 db tranzisztor kell ([CD4027BC](#))

Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - D tároló (Master-Slave)
 - Az órajelek elcsúszása, átlapolódása problémát okoz, átlátszóvá válik a MS kapcsolás

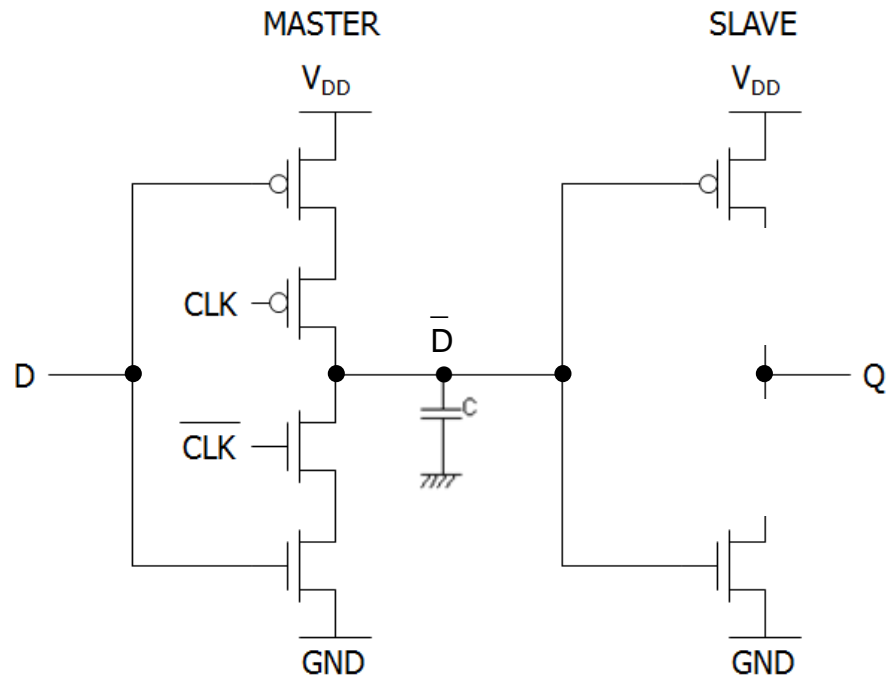


- Lassú fel-le futású órajel is hasonló problémákat okozhat



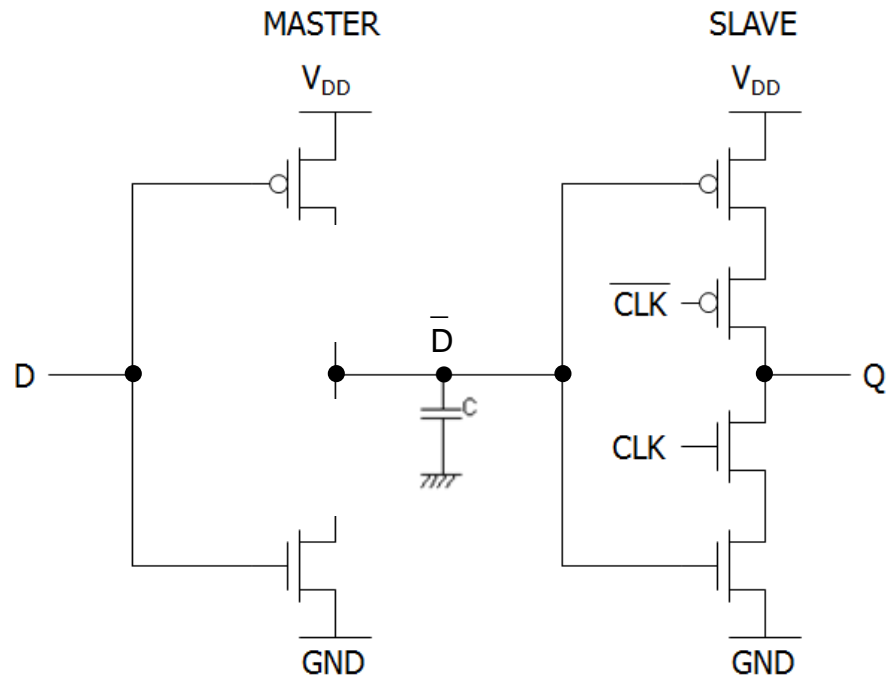
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - D tároló (élvezérelt)
 - C²MOS (Clocked CMOS)
 - CLK = „0”



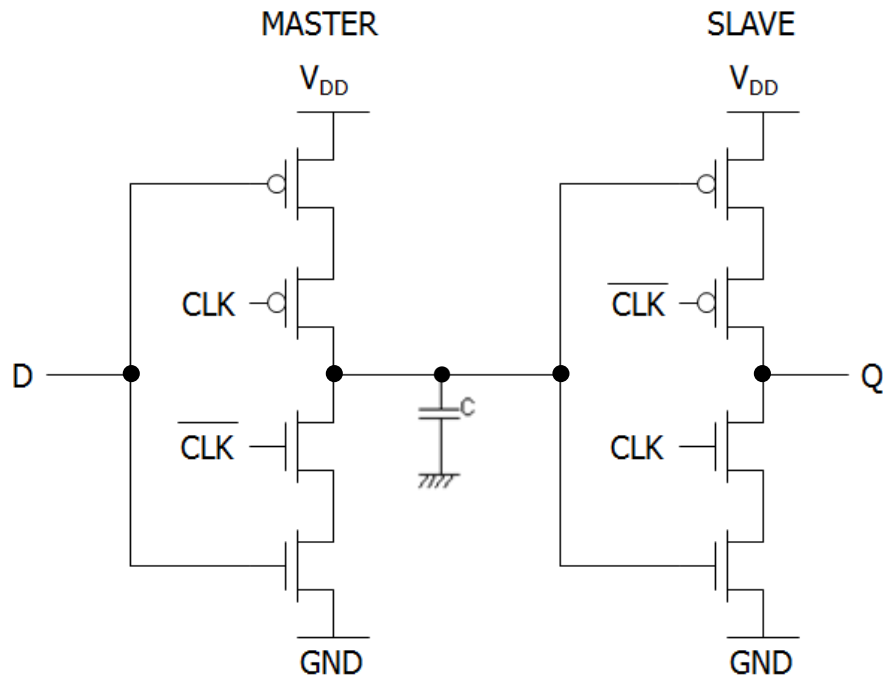
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - D tároló (élvezérelt)
 - C²MOS (Clocked CMOS)
 - CLK = „1”



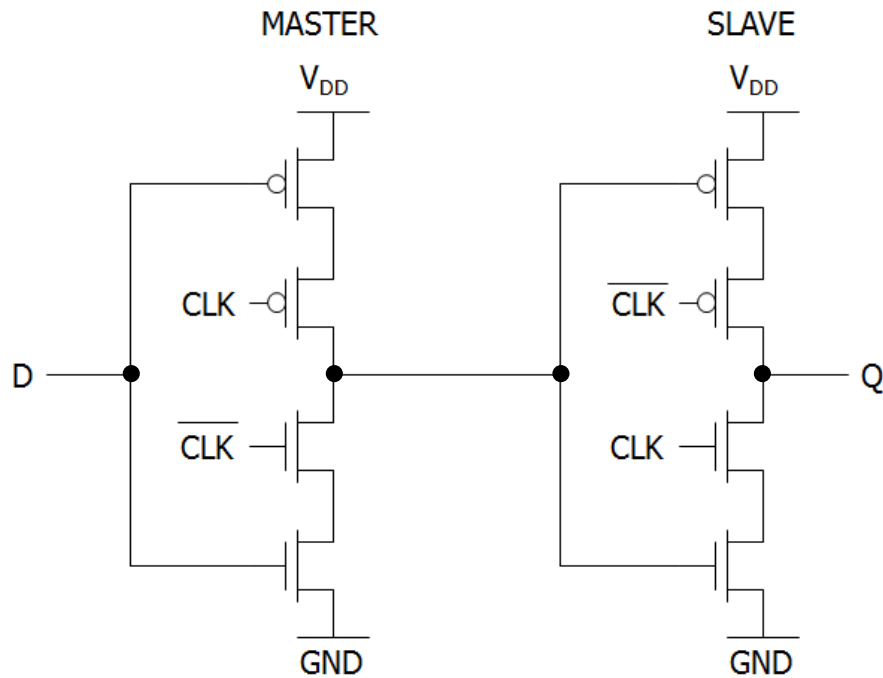
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - D tároló (élvezérelt)
 - C²MOS (Clocked CMOS)
 - Érzéketlenebb az órajelek átlapolódására
 - Csak 8 db tranzisztor kell



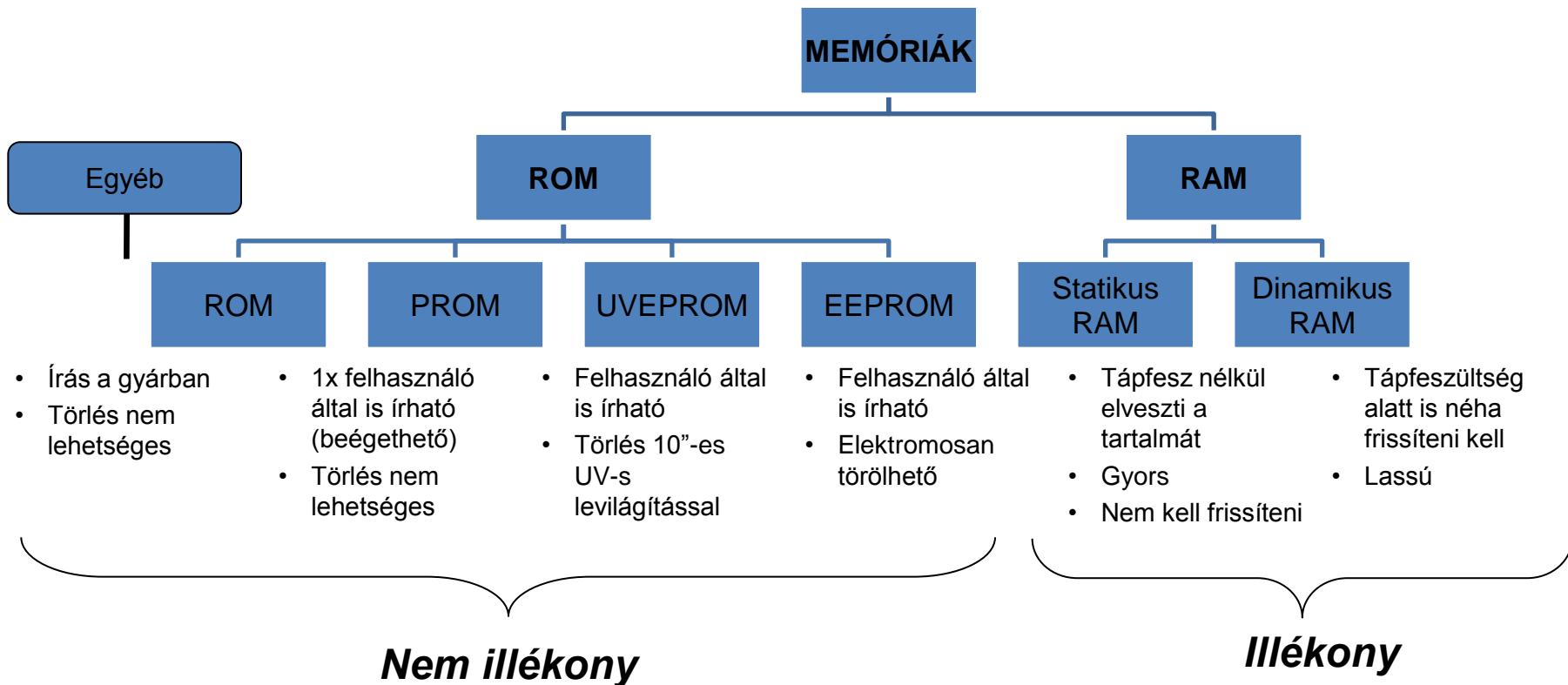
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - D tároló (élvezérelt)
 - C²MOS (Clocked CMOS)
 - Érzéketlenebb az órajelek átlapolódására
 - Csak 8 db tranzisztor kell



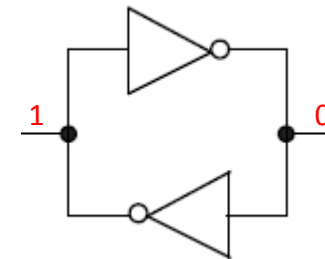
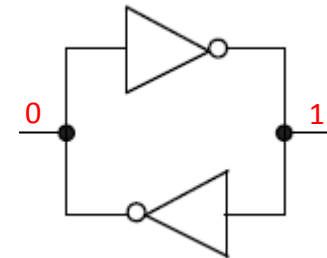
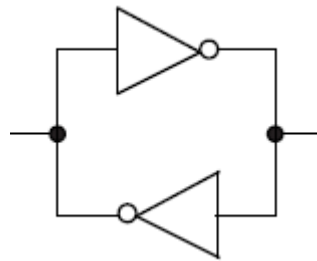
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - Memória elemek
 - Nagyobb mennyiségű adat tárolására
 - Minél kevesebb tranzisztorttal, annál kisebb lapkán annál több tároló elem



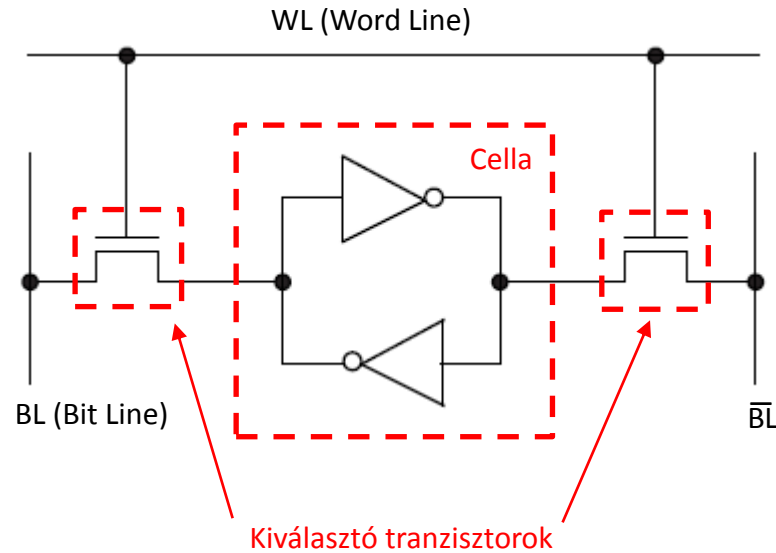
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - SRAM (Static Random-Access Memory)
 - Egy bit tárolására bistabil cella
 - Két stabil állapot



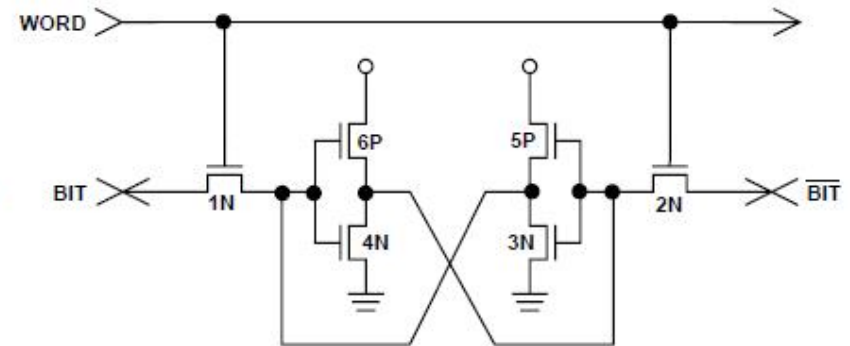
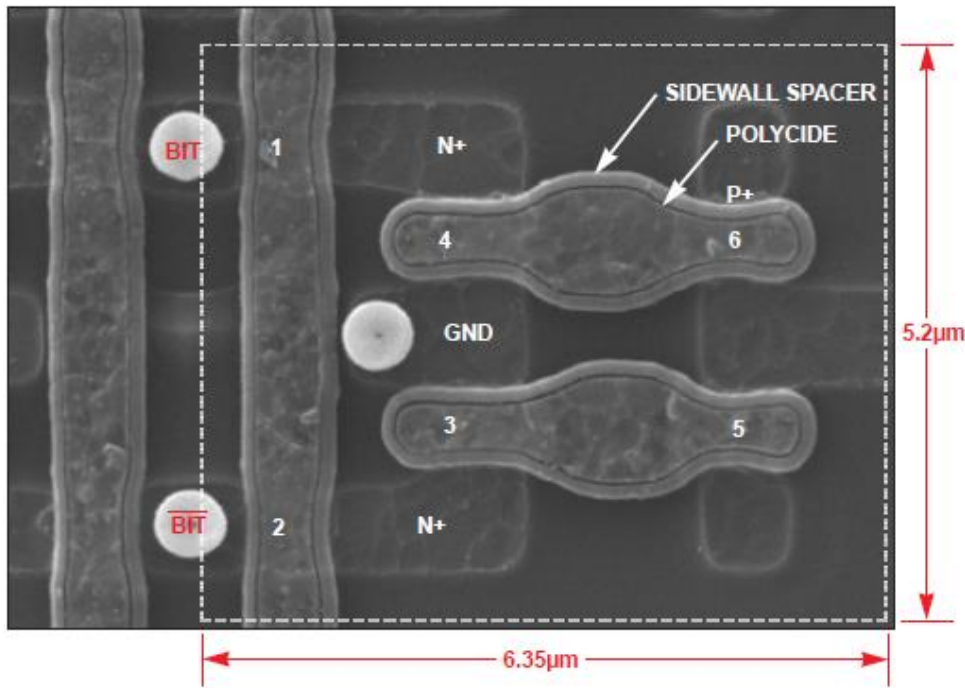
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - SRAM (Static Random-Access Memory)
 - Egy bit tárolására bistabil cella
 - Két stabil állapot
 - 6 tranzisztor (6T SRAM cell)



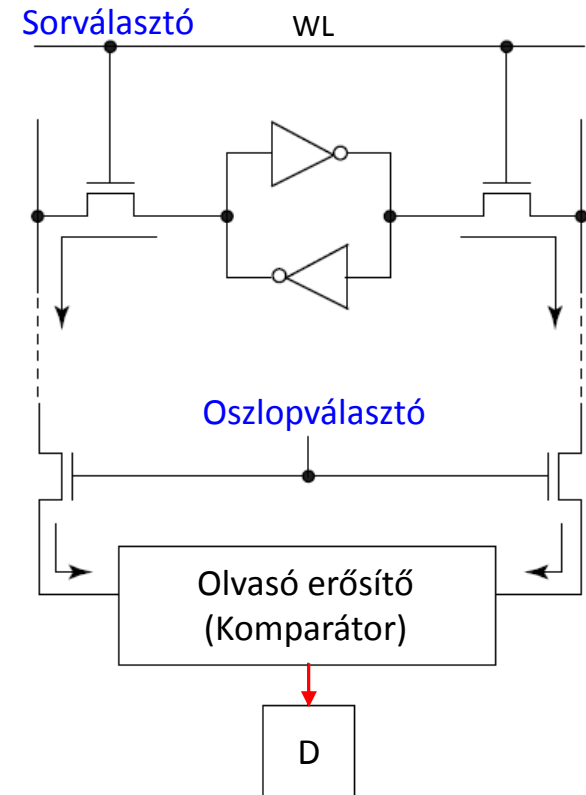
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - SRAM (Static Random-Access Memory)



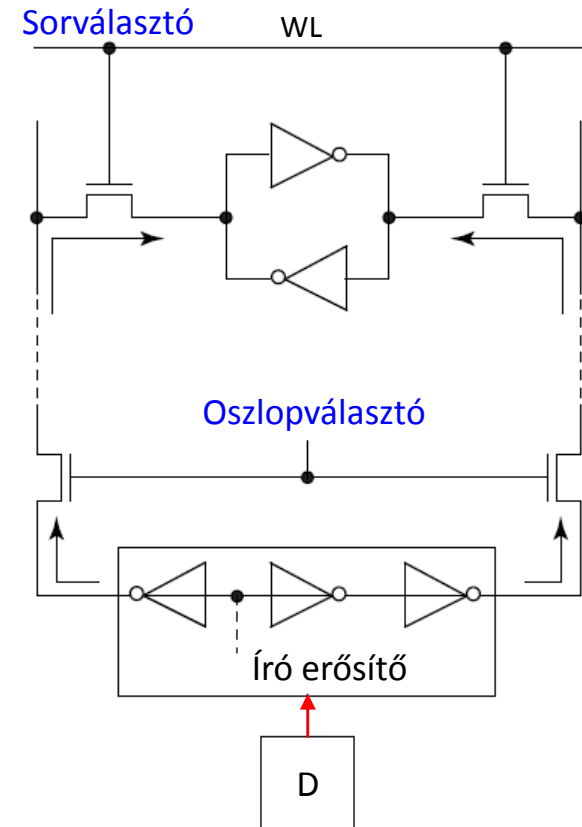
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - SRAM (Static Random-Access Memory)
 - Olvasás
 - Az sor és oszlopválasztó vezetékekre V_{DD} kerül, a kiválasztó tranzisztorok a BL bitvezetékekre kötik a cella kimeneteit
 - Az olvasó erősítő a kimenetre kapcsolja a tárolt logikai értéket



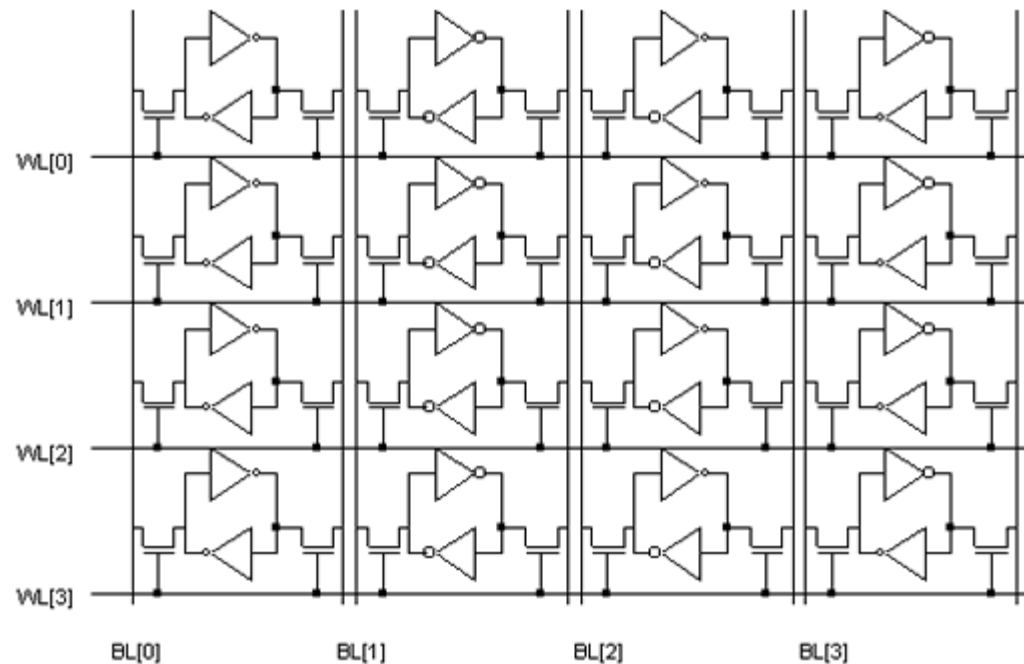
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - SRAM (Static Random-Access Memory)
 - Írás
 - Az sor és oszlopválasztó vezetékekre V_{DD} kerül, a kiválasztó tranzisztorok a bitvezetékekre (BL) kötik a cella kimeneteit
 - Az író erősítő meghajtó áramkör a cellára kényszeríti a bemenetre kapcsolt logikai értéket (az író áramkör „erősebb” a cella tranzisztorainál)
 - Az írás/olvasás végeztével a kiválasztó tranzisztorok lezárnak, a cella tartja a beírt tartalmat



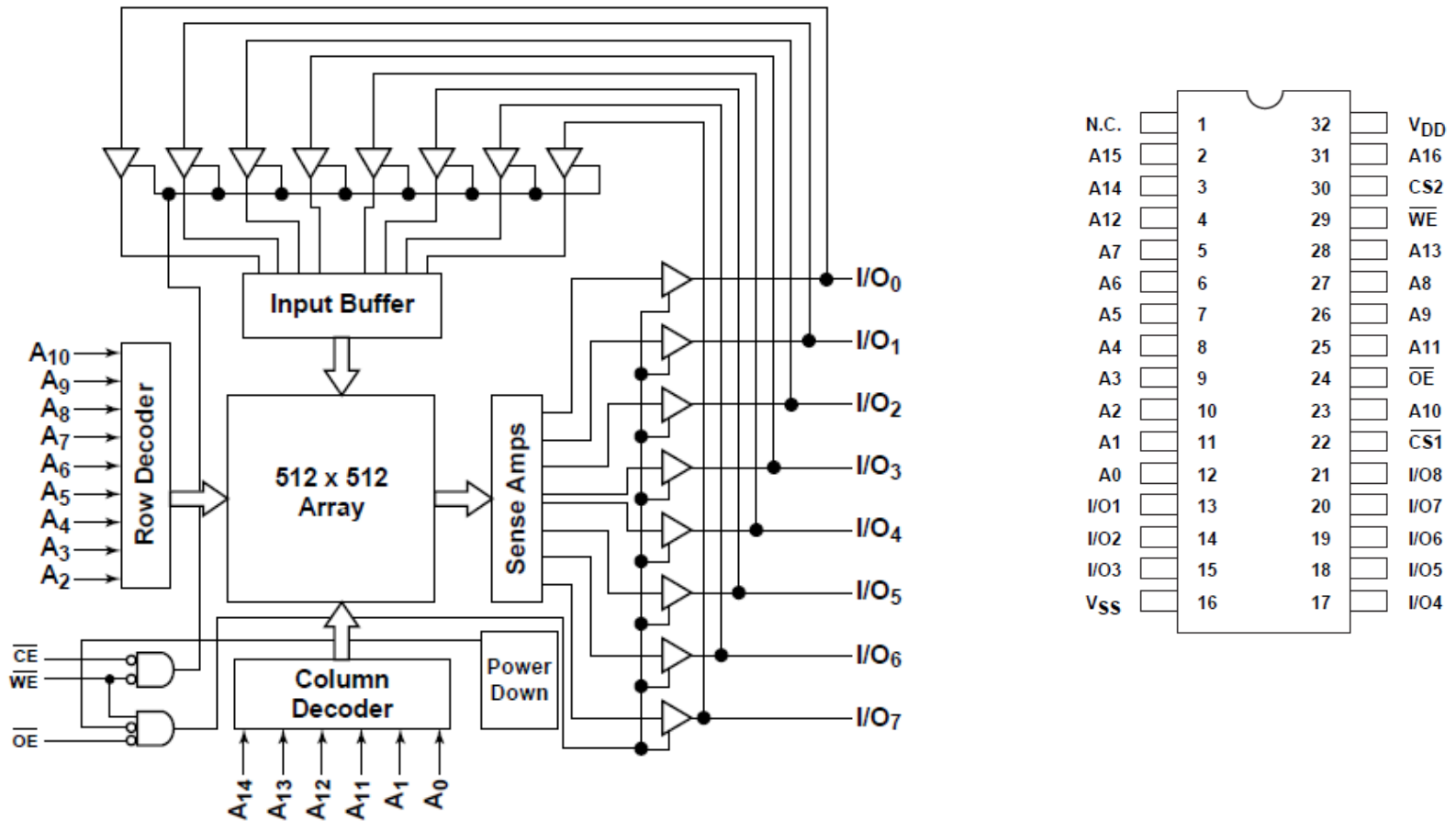
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - SRAM (Static Random-Access Memory)
 - 512 x 512 méretű vagy nagyobb cellatömbök
 - 4 x 4 tömb



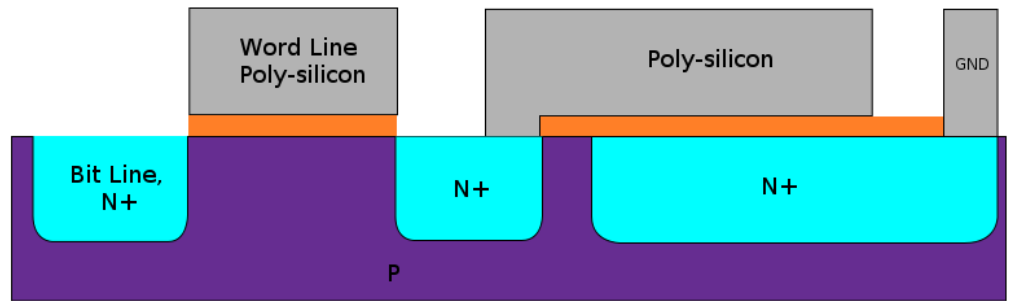
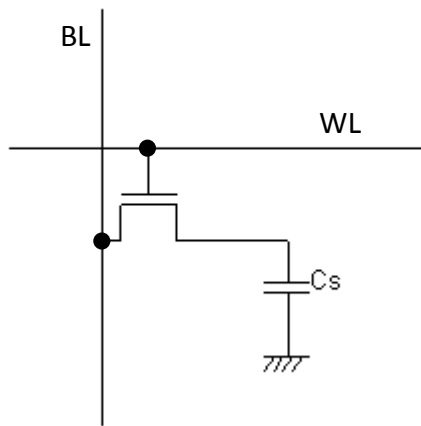
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - SRAM (Static Random-Access Memory)



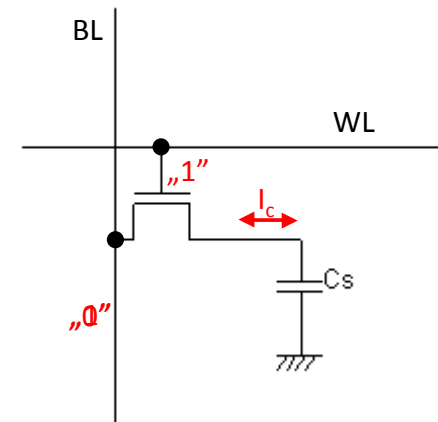
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - DRAM (Dynamic Random-Access Memory)
 - A legegyszerűbb tárolóelem a kondenzátor (kapacitás)
 - Jól illeszthető a CMOS technológiához



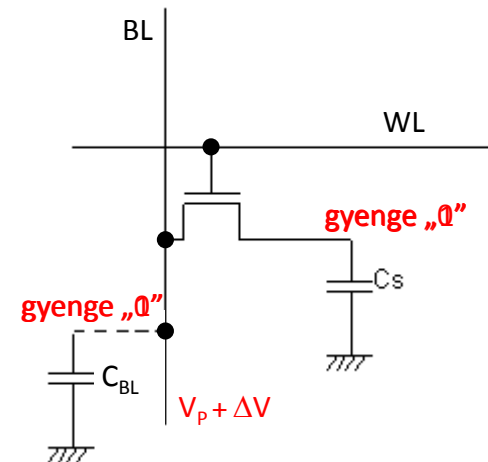
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - DRAM cella írás
 - WL aktiválva
 - Ha BL-en „1” van a C_s kapacitás feltöltődik
 - Ha BL-en „0” van a C_s kapacitás kisül



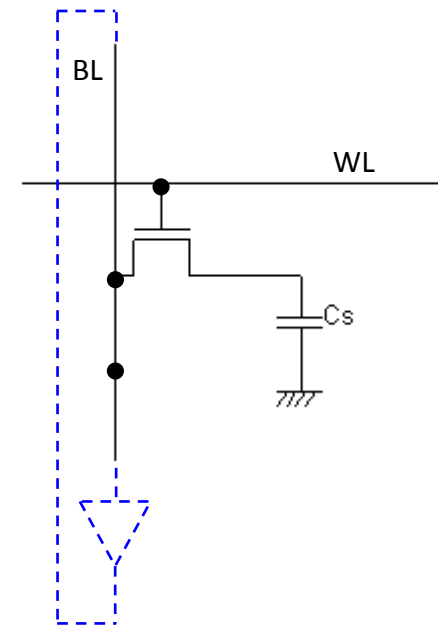
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - DRAM cella írás
 - WL aktiválva
 - Ha BL-en „1” van a C_S kapacitás feltöltődik
 - Ha BL-en „0” van a C_S kapacitás kisül
 - DRAM cella olvasás
 - BL vezeték C_{BL} kapacitását előtöltik V_p fesz.-re ($V_{DD}/2$)
 - WL aktiválásával a C_S kapacitás rákapcsolódik BL-re
 - C_S és C_{BL} között töltésmegoszlás jön létre
 - Ha C_S fel volt töltve („1”-et tárolt) BL-en $V_p + \Delta V$ lesz
 - Ha C_S ki volt sűtve („0”-át tárolt) BL-en $V_p - \Delta V$ lesz
 - A kiolvasó körnek ezt a változást kell figyelnie



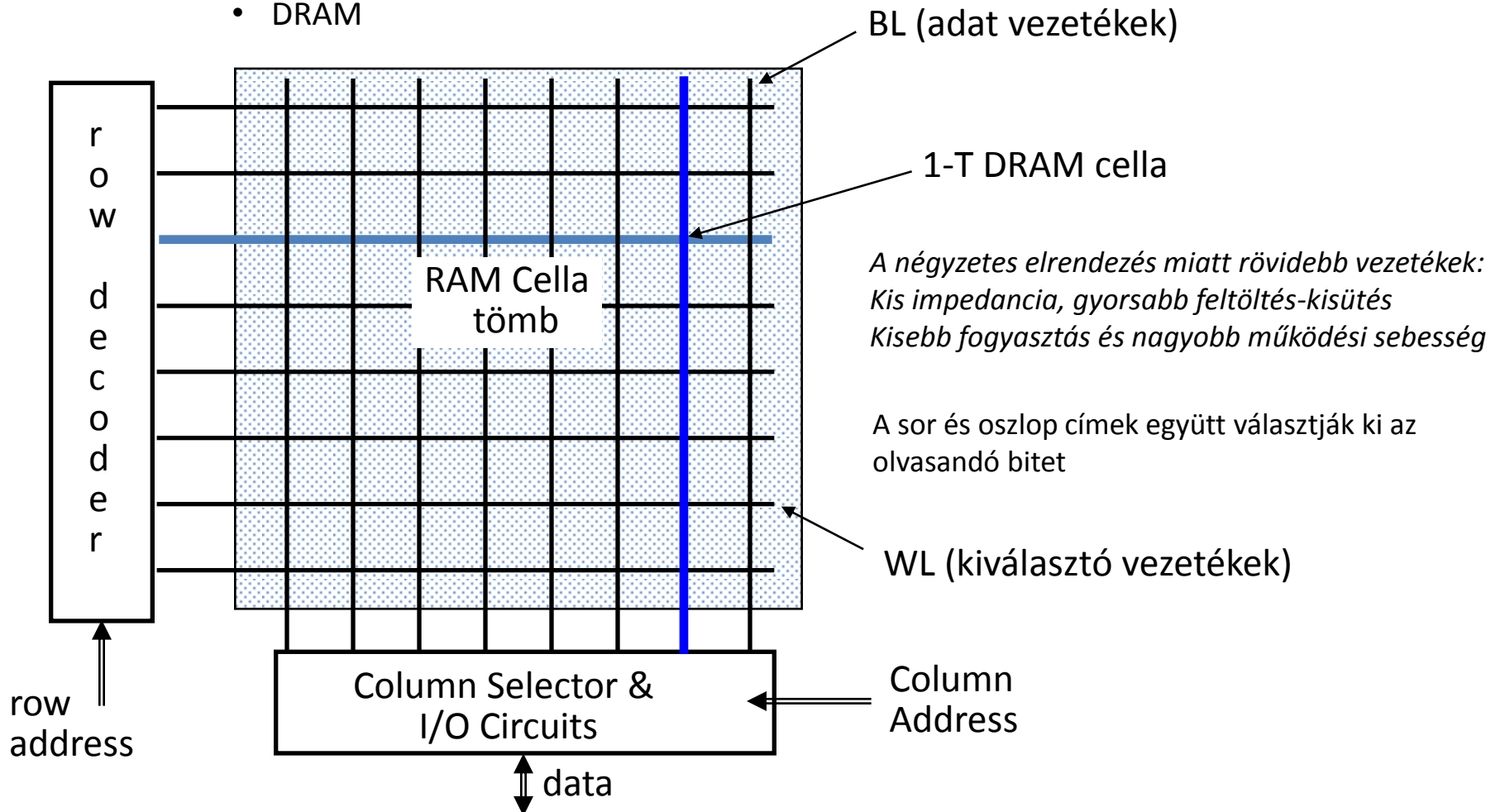
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - DRAM cella írás
 - WL aktiválva
 - Ha BL-en „1” van a C_S kapacitás feltöltődik
 - Ha BL-en „0” van a C_S kapacitás kisül
 - DRAM cella olvasás
 - BL vezeték C_{BL} kapacitását előtöltik V_p fesz.-re ($V_{DD}/2$)
 - WL aktiválásával a C_S kapacitás rákapcsolódik BL-re
 - C_S és C_{BL} között töltésmegoszlás jön létre
 - Ha C_S fel volt töltve („1”-et tárolt) BL-en $V_p + \Delta V$ lesz
 - Ha C_S ki volt sűtve („0”-át tárolt) BL-en $V_p - \Delta V$ lesz
 - A kiolvasó körnek ezt a változást kell figyelnie
 - DRAM cella tartás
 - Az olvasás a tárolt logikai értéket „tönkreteszi”
 - Olvasás után vissza kell írni a kiolvasott adatot
 - C_S –ből a töltések a lezárt tranzisztoron keresztül a szivárgási áram miatt idővel eltűnnek
 - Adott időközönként a DRAM cellákat frissíteni kell



Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - DRAM



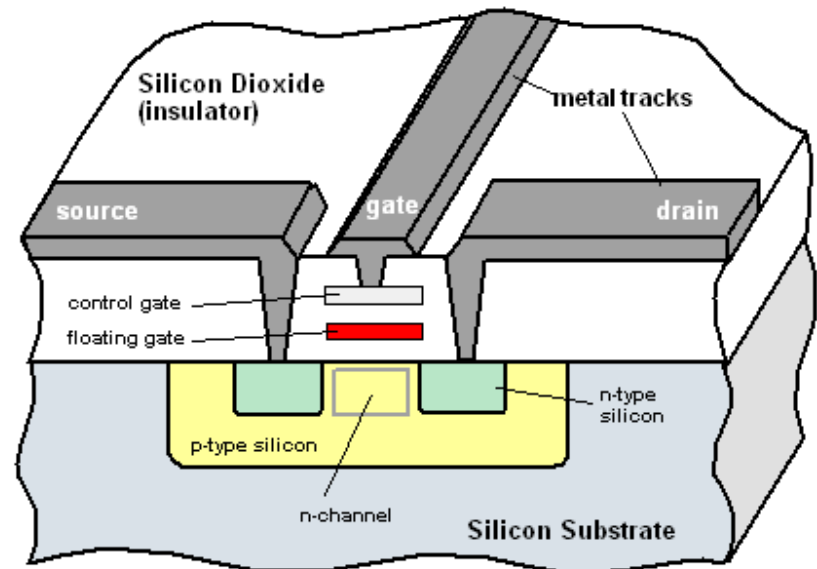
Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - EPROM (Erasable Programmable ROM)
 - Tápellátás nélkül is megtartja a beírt tartalmat
 - Az EPROM cella lebegő Gate elektródás MOSFET
 - Írás (programozás)
 - » Megfelelő nagyságú (~10V) feszültséget kapcsolva a vezérlő elektródára (control gate) töltések juttathatók a lebegő elektródába (floating gate)

Alagút effektus: A nagy térerő hatására a Gate alá gyűlt elektronok a lebegő Gate-be jutnak

A töltések csapdába esnek (akár évtizedekig)

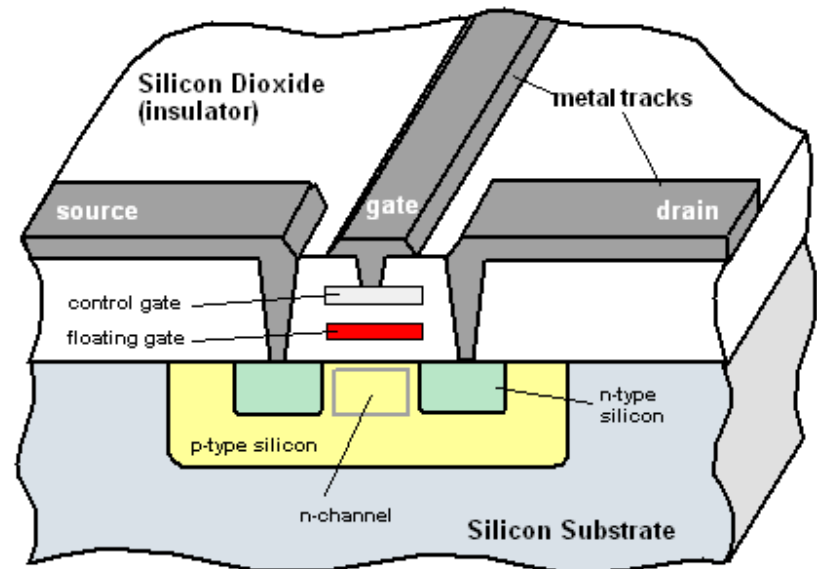
A vezérlő elektróda ezután már nincs hatással a csatornára



Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - EPROM (Erasable Programmable ROM)
 - Tápellátás nélkül is megtartja a beírt tartalmat
 - Az EPROM cella lebegő Gate elektródás MOSFET
 - Olvasás
 - » A tárolt logikai értéket az határozza meg, hogy vannak-e a vezérlő elektróda hatását blokkoló töltések a lebegő elektródában

Hiába kapcsolunk vezérlő jelet a Gate-re a lebegő elektródában felhalmozódó töltések negatív elektromos tere megakadályozza a csatorna kialakulását



Digitális elektronika

- CMOS áramkörök

- Tároló elemek

- EPROM (Erasable Programmable ROM)

- Tápellátás nélkül is megtartja a beírt tartalmat
 - Az EPROM cella lebegő Gate elektródás MOSFET
 - Törlés

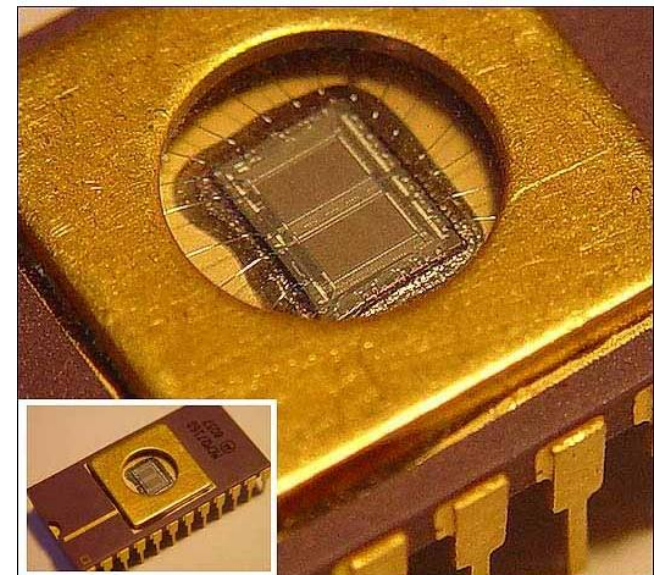
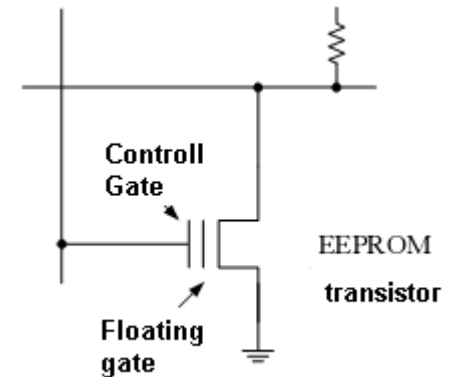
- » A lebegő elektródából el kell távolítani a csapdába esett elektronokat
 - » UV fénnel energiát közlünk az elektronokkal → „kilökődnek” (UV-EPROM)
 - Más nagy energiájú sugárzás is törli a cellát (Gamma-, röntgen sugárzás)
 - » Az IC-n ablakot kell nyitni a chip-hez

Előny:

- 1T 1bit
- Tápellátás nélkül is megtartja a beírt tartalmat

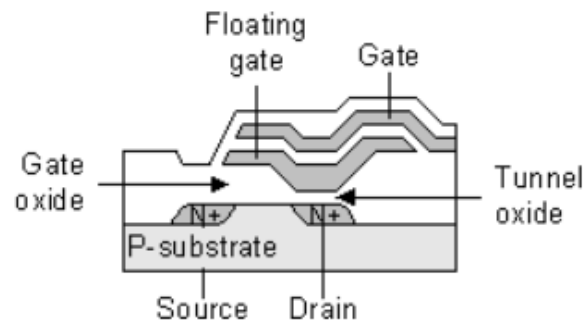
Hátrány:

- Külső programozó kell (Nem „In-Circuit”)
- A törlés problematikus
- Törlés/írás ciklusok miatt elhasználódik



Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - EEPROM (Electrically Erasable Programmable ROM)
 - Elektromosan törölhető
 - Az UV-EPROM kis módosításával az „alagút effektus” visszafelé is működik
 - » Az elvékonyított szigetelő rétegen (~10nm) az elektronok eltávolíthatók a lebegő elektródából
 - A magasabb programozó- és törlő-feszültséget saját maga előállítja
 - Soros hozzáférés (I²C, SPI)
 - » Kis lábszám, kis fizikai méret, lassabb hozzáférés
 - Párhuzamos hozzáférés
 - » Nagyobb tárolókapacitás, gyorsabb hozzáférés



Digitális elektronika

- CMOS áramkörök
 - Tároló elemek
 - FLASH EEPROM
 - A normál EEPROM-hoz hasonló cellákból épül fel
 - A törlés és a programozás azonban csak nagyobb blokkokban lehetséges
 - Nagyobb tárolókapacitású memóriák kis chip mérettel

